

July 2003.– Режим доступу: <http://www.ti.com>. – Загол. з екрану. 3. Russell Anderson, Thomas Kugelstadt. Thermocouple Measurements with  $\Delta\Sigma$  ADCs. Texas Instruments [Електронний ресурс] // Application Report: [сайт] / SBAA134 – June 2005.– Режим доступу: <http://www.ti.com>. – Загол. з екрану

УДК 004.9

А. М. Сало, О. І. Кравець

Національний університет “Львівська політехніка”,  
кафедра електронних обчислювальних машин

## АРХІТЕКТУРА ВЕНДІНГОВОГО АВТОМАТУ

© Сало А. М., Кравець О. І., 2014

Розглянуто архітектуру та алгоритми роботи вендингового автомату. Надано критерії вибору мікроконтролера для реалізації торгових автоматів. Проаналізовано апаратні інтерфейси, які використовуються у вендингових технологіях. Розглянуто переваги реалізації алгоритмів AES та CRC на базі апаратних прискорювачів.

**Ключові слова:** вендинг, вендинговий автомат, архітектура вендингового автомату, мікроконтролер, протокол обміну, апаратний прискорювач, AES, CRC, інтерфейс.

## VENDING MACHINE ARCHITECTURE

© Salo A., Kravets O., 2014

The article considers architecture and algorithms of vending machines. Given of criteria to choosing a microcontroller for creating vending machine. Analyzes hardware interfaces used in vending technology. Shows advantages of using of AES and CRC hardware accelerators.

**Key words:** vending, vending machine, vending machine architecture, microcontroller, protocol, hardware accelerator, AES, CRC, interface.

### Вступ

Історія вендингових автоматів налічує 2 тисячі років. Перший опис автомату з продажу “священної” води можна знайти у Герона Александрійського, у виданні “Пневматика”, датованим I ст. н.е. Впродовж століть, з розвитком механіки, а згодом й електроніки, людство не припиняло удосконалювати і урізноманітнювати торговельні термінали. Це пояснюється звичайною економією – термінал не потребує платні як людина-продавець. Крім того, термінал може працювати цілодобово, що сприяє збільшенню продажів. Сьогодні розвиток вендингових терміналів набув небачених масштабів. Найрозвиненішими країнами в галузі використання вендингових автоматів є Японія, США, Німеччина, Англія, Франція [1–3]. В Японії один термінал припадає в середньому на 180–190 людей [4].

### Постановка задачі

Отже, бачимо потребу в обґрунтованому виборі надійного та економічного рішення для швидкого проектування вендингового автомату. Оскільки кінцевий продукт знаходиться у надзвичайно динамічному ринку, вибір рішення повинен ґрунтуватися на вимогах масштабованості та гнучкості застосування без істотної модифікації обраної платформи [10]. Основою будь-якого торгового автомату є плата управління, яку можна будувати, використовуючи такі елементи:

- жорстка логіка;
- універсальні процесори;
- ПЛІС;
- мікроконтролери.

Варіант на основі жорсткої логіки не розглядається через апаратні обмеження – цей автомат неможливо перепрограмувати чи модифікувати, не змінюючи апаратної основи. На базі універсального процесора поширений варіант реалізації, в основу якого покладено персональний комп'ютер, що працює під керуванням операційної системи із встановленим спеціалізованим програмним забезпеченням [5]. Варіант вендінгового автомату на основі ПЛІС теж доволі поширений, оскільки донедавна ПЛІС вигравали конкуренцію у мікроконтролерів за кількістю ліній введення/виведення та швидкодією [6, 7].

Метою статті є аналіз доцільності та способів реалізації плати управління вендінговим автоматом на основі мікроконтролерів. Існує певний набір критеріїв для вибору мікроконтролера [8], основними з яких є: придатність мікроконтролера для реалізації прикладної системи (чи має мікроконтролер достатню кількість входів/виходів, чи достатньою є пропускна здатність ядра, чи є всі необхідні апаратні інтерфейси), доступність (чи є мікроконтролер в достатній кількості, чи виготовляється в цей момент, що планує виробник на майбутнє), підтримка виробника (документація, компілятори, засоби відлагодження, оцінкові плати). Для досягнення поставленої мети проаналізуємо структуру та алгоритми роботи вендінгового автомату.

### Структура вендінгового автомату

Основним елементом структурної схеми вендінгового автомату (рис. 1) є плата управління, яка координує та контролює роботу усіх вузлів терміналів. За практичної реалізації конкретного виду терміналу конфігурація вузлів у кінцевому виробі може змінюватись залежно від потреб чи побажань замовника.

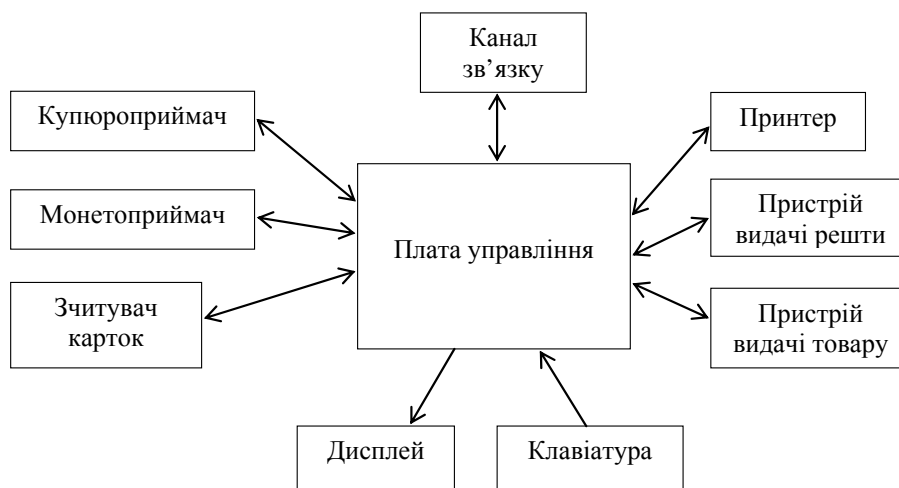


Рис. 1. Структурна схема вендінгового автомату

Незважаючи на велику кількість виробників периферійних пристроїв, інтерфейси цих пристроїв є стандартизовані та зведені до кількох основних протоколів, таких як MDB, ccTalk, CCNet, ModBus, ICT, RS232. Розглянемо детальніше характеристики та вимоги найпоширеніших протоколів.

**Протокол обміну MDB.** Протокол оснований на дуплексному UART з 9-бітовою довжиною байта та TTL-рівнем сигналу. 9-й біт відрізняє байт адреси від байта даних. Протокол обміну характеризується наявністю одного головного пристрою та декількох підлеглих на одній шині. Пакет передачі складається з байта адреси та байтів даних. Кожен підлеглий пристрій прослуховує шину на наявність байта адреси і за збігу адреси в пакеті передавання з його власною вступає в обмін. На фізичному рівні протокол є дводотовий – сигнал Tx розповсюджується від головного пристрою до всіх підлеглих, сигнал Rx – від всіх підлеглих до головного. На шині не може знаходитись двох пристроїв з однаковою адресою. Це обмеження дозволяє уникати колізій під час відповіді підлеглих пристроїв. Цей протокол надзвичайно вимогливий до затримок під час відповіді підлеглих пристроїв і чітко регламентує час відповіді пристрою з точністю до 5 мсек.

**Протокол обміну cсTalk.** Протокол оснований на напівдуплексному UART з 8-бітовою довжиною байта та TTL-рівнем сигналу. Протокол подібний до MDB, за винятком того, що на шині допускається кілька пристроїв з однаковою адресою. В такому випадку застосовується алгоритм рандомізації додаткової адреси пристрою, який забезпечує створення різних додаткових адрес для пристроїв з однією базовою адресою. Протокол не є вимогливий до затримок відповіді і допускає затримки до 1с.

**Протокол обміну ICT.** Протокол оснований на дуплексному UART з 8-бітовою довжиною байта та RS232-рівнем сигналу. Протокол, на відміну від попередніх двох, є типу “пристрій–пристрій”, а не мережевий. Протокол не виділяє головного чи підлеглого пристрою, ініціатором обміну може бути як мікроконтролер, так і виконавчий пристрій.

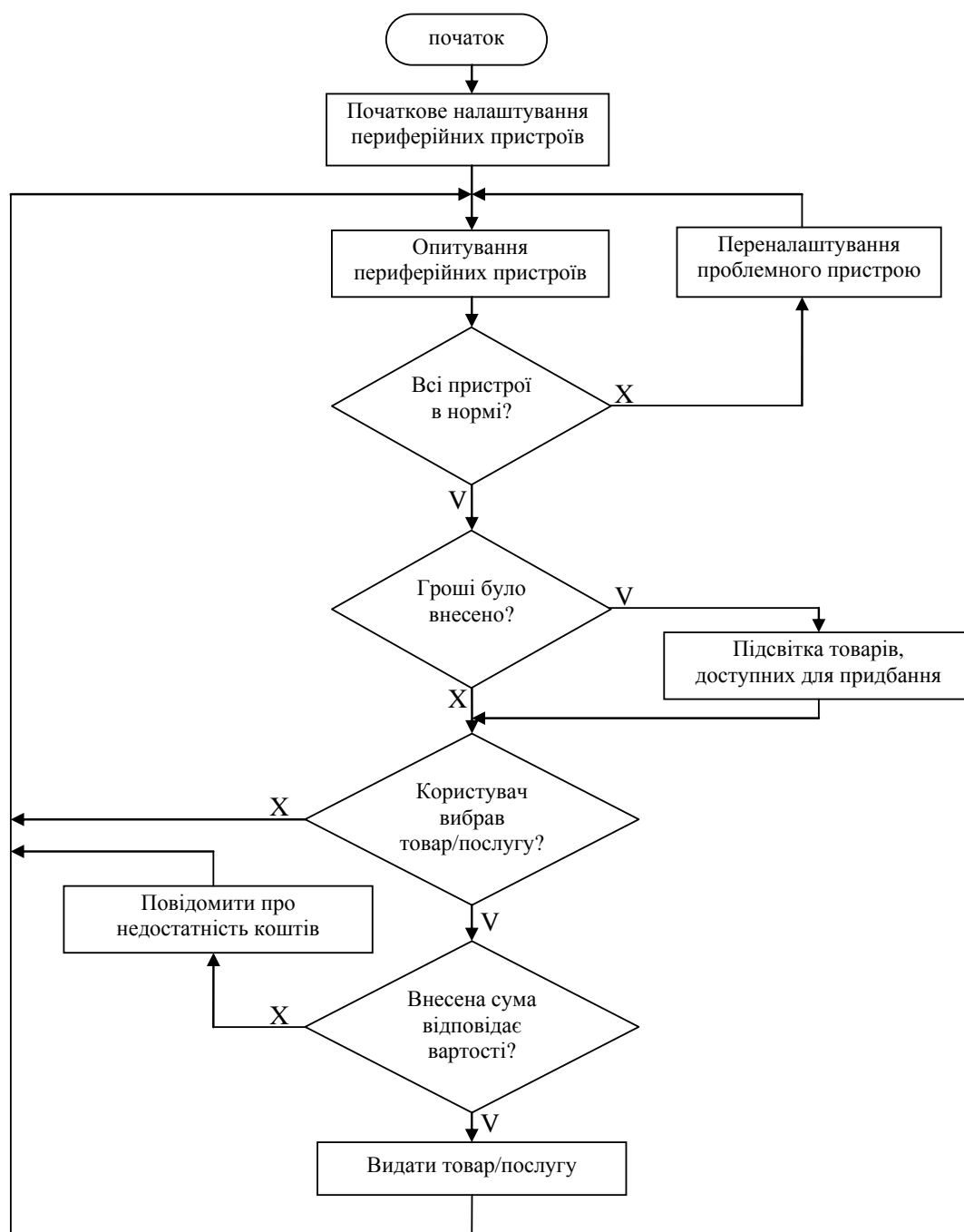


Рис. 2. Алгоритм роботи вендингового автомату

### Алгоритм роботи вендингового автомату

Розглянемо узагальнений алгоритм роботи вендингового автомату, наведений на рис. 2. Як бачимо з граф-схеми алгоритму, робота автомату починається з первинного налаштування всіх периферійних пристроїв згідно з їх призначенням та особливостями використання у конкретній реалізації автомату. Далі починається основний цикл алгоритму, а саме: опитування стану периферійних пристроїв, якщо якийсь з пристроїв повідомив про помилку, відбувається спроба перезавантаження та переналаштування цього пристрою, якщо всі пристрої в нормі, аналізують відповіді купюро- та монетоприймачів – чи вніс користувач кошти в автомат чи ні. Після внесення коштів виділяються серед асортименту ті товари/послуги, які користувач може придбати/отримати за преїскурантом та внесеною сумою. На наступному кроці аналізується відповідь від пристрою введення (клавіатури) – чи було обрано товар/послугу чи ні. Якщо користувач ще не вибрав жодного товару/послуги, цикл повторюється спочатку. Після вибору товару/послуги, якщо внесена сума є достатньою для купівлі, виконавчому пристрою передається команда видати товар, і цикл повторюється спочатку. Якщо сума внесених коштів недостатня для придбання обраного товару, користувачеві виводиться відповідне повідомлення, і цикл повторюється спочатку. Ще одним елементом вендингового автомату, не внесеним у наведений алгоритм роботи, є система моніторингу за станом автомату [10]. До алгоритма роботи її не введено тому, що на кожному кроці алгоритму відбувається подія, яка підлягає протоколюванню з боку системи моніторингу. Система моніторингу є важливим елементом автомату, оскільки дає змогу оперативно фіксувати стан та реагувати на апаратні проблеми.

### Вимоги до мікроконтролерів

Для визначення вимог до мікроконтролера потрібно сформулювати специфікацію вендингового автомату. Візьмемо за зразок гібридний вендинговий автомат для продажу води та послуг. Автомат має монохромний чотирирядковий РК індикатор WH2004L, матричну клавіатуру 4x3, дві кнопки з індивідуальною підсвіткою, пристрій зчитування безконтактних карток CRT-288, термопринтер Fujitsu FTP-629, купюроприймач NV10, монетоприймач RM5, пристрій видачі решти SmartHopper, GSM-модем Motorola G24, насос водяний, клапан водяний, імпульсний лічильник витрати води, давач рівня води, змонтовані в резервуарі з водою, термометр цифровий DS18B20, нагрівні елементи для запобігання замерзанню води, давач відкривання дверей, сирена сигналізації, зчитувач iButton для ідентифікації оператора та вимикання аварійної сирени. Інтерфейси, потрібні для під'єднання цих пристроїв, наведено в табл. 1.

Таблиця 1

Інтерфейси, задіяні у вендинговому автоматі

Пристрій	Інтерфейс пристрою	Інтерфейс мікроконтролера	Кількість
Індикатор WH2004L	GPIO	GPIO	10
Клавіатура матрична	GPIO	GPIO	7
Кнопка “Пуск” з підсвіткою	GPIO	GPIO	2
Кнопка “Стоп” з підсвіткою	GPIO	GPIO	2
Зчитувач CRT-288	RS232	UART	1
Принтер Fujitsu FTP-629	RS232	UART	1
Купюроприймач NV10	ccTalk	GPIO	1
Монетоприймач RM5	ccTalk		
Пристрій SmartHopper	ccTalk		
Модем G24	RS232 TTL	UART	1
Насос водяний	GPIO	GPIO	1
Клапан водяний	GPIO	GPIO	1
Давач розходу води	GPIO	GPIO	1
Давач верхнього рівня	GPIO	GPIO	1
Давач нижнього рівня	GPIO	GPIO	1
Термометр	1-wire	GPIO	1
Система обігріву	GPIO	GPIO	1
Давач відкривання дверей	GPIO	GPIO	1
Сирена	GPIO	GPIO	1
Зчитувач iButton	1-wire	GPIO	1

Отже, для забезпечення функціонування вендингового автомату нам потрібно 3 UART, 32 GPIO. Також важливим чинником є швидкодія мікроконтролера, оскільки задіяно протокол 1-wire та ccTalk, які є вимогливими до часових затримок та не мають апаратних прискорювачів, енергоспоживання, масштабованість, розмір доступної оперативної пам'яті та пам'яті програм, можливість переходу на новіше покоління мікроконтролерів з мінімальними змінами у програмній та апаратній частинах плати керування.

### Порівняння характеристик мікроконтролерів

Сучасна промисловість пропонує широкий спектр мікроконтролерів різної внутрішньої архітектури, зокрема AVR, i51, ARM тощо. Розглянемо детальніше ці архітектури. AVR архітектура базується на RISC-конверсі, тому більшість команд виконується за один такт. Тактові частоти не великі – старші контролери лінійки працюють на частотах 18–20 МГц. Об'єм оперативної пам'яті не більший за 8 кб, об'єм пам'яті програм не перевищує 32 кб. Для наших потреб цього недостатньо, тому ми не розглядатимемо цю архітектуру. Це саме можна сказати й про i51 – це мікроконтролери середньої потужності, що базуються на CISC-архітектурі, з невеликим об'ємом оперативної пам'яті (до 8 кб) та пам'яті програм (до 64 кб), тактові частоти досягають 60 МГц, але не забуваємо про CISC-архітектуру ядра – переважна більшість інструкцій виконуються за 2–4 такти, тому слід порівнювати не абсолютне значення тактової частоти, а середню кількість інструкцій на такт. Отже, ці архітектури не підходять за основними параметрами – швидкодія, об'єм оперативної пам'яті та пам'яті програм. Великої популярності набуває ARM-архітектура завдяки своєму функціоналу, дешевизні та прийнятній швидкодії. Мікроконтролери на основі ARM-архітектури випускають багато виробників, таких як Texas Instruments, ATMEL, NXP Semiconductors, STMicroelectronics. Розглянемо три серії мікроконтролерів – SAM4E від ATMEL, TM4C129 від Texas Instruments та STM32F4 від STMicroelectronics. У табл. 2 наведено порівняння характеристик даних мікроконтролерів.

Таблиця 2

### Порівняння характеристик мікроконтролерів

Параметр	SAM4E	TM4C129	STM32F4
Тип ядра	Cortex-M4	Cortex-M4	Cortex-M4
Тактова частота, МГц	120	120	168
Пам'ять програм, кб	1024	1024	1024
SRAM, кб	128	256	196
EEPROM, кб	-	6	-
DMA/streams	+16	+32	+16
Timer, 16-bit/32-bit	-/9	8/16	12/2
USART/UART	2/2	-/8	4/2
SPI	1	2	3
I2C	2	10	3
MII/RMII	+/-	+/+	+/+
SDIO	+	+	+
CAN	2	2	2
RTC	+	+	+
PWM	4	8	8
ADC/channels	2/24	2/24	2/24
DAC/channels	1/2	-/-	1/2
USB full speed/high speed	+/-	+/+	+/+
Max pins/max IO pins	144/117	212/152	176/140
Тип корпусу	TQFP	BGA	TQFP

Як бачимо з порівняння, TM4C129 має значно більший набір периферії, ніж інші мікроконтролери, але великим недоліком є тип корпусу – BGA-212, такий тип корпусу вимагає багатoshарову друковану плату, що значно підвищує вартість модуля керування. Інші два мікроконтролери мають корпуси TQFP (від TQFP-64 у молодших представників лінійки до TQFP-144 (SAM4) та TQFP-176 (STM32F4) у старших представників), що спрощує їх застосування. Як бачимо, STM32F4 має найбільшу тактову частоту ядра і більший об'єм оперативної пам'яті та набір периферії ніж SAM4E. Також ці два мікроконтролери ми можемо оцінити за результатами тесту CoreMark від EEMBC [9], результати якого наведені в табл. 3 та свідчать про кращу продуктивність саме STM32F4.

Таблиця 3

**Результати тестування CoreMark**

Параметр	Atmel SAM4S	STM32F4
Частота ядра, МГц	123	168
Компілятор	IAR-EWARM-6.50	IAR-EWARM-6.50
CoreMark/МГц	3.32	3.37
CoreMark	408.61	565.73

Значну роль у виборі контролера відіграє доступність засобів розроблення. Кожен виробник пропонує своє безкоштовне середовище розроблення, але при використанні мікроконтролерів різних виробників виникає необхідність вивчати різні середовища розроблення. Іншим шляхом пішов STMicroelectronics – замість створення власного середовища створив набір бібліотек та описових компонент для популярного універсального середовища CoCoX (на базі Eclipse), тому доцільніше використовувати саме цей мікроконтролер.

Оскільки основна робота мікроконтролера у вендінговому терміналі пов'язана саме з роботою з периферійними пристроями, то наявність апаратної підтримки великої кількості інтерфейсів є безперечною перевагою. Ця перевага полягає у тому, що при програмній реалізації будь-якого з інтерфейсів ядро мікроконтролера витрачає багато часу на дотримання всіх часових інтервалів, необхідних для правильної роботи емульованого інтерфейсу, а у випадку наявності апаратної підтримки цього інтерфейсу ядро мікроконтролера переривається на обробку даних лише за гарантованого отримання повних даних. Також важливим чинником є наявність апаратних прискорювачів, таких як контролер ПДП, генератор випадкових чисел, модуль криптографії, модуль розрахунку CRC чи годинник реального часу.

**Переваги використання апаратних прискорювачів**

Розглянемо переваги від використання апаратних прискорювачів на прикладі мікроконтролера STM32F407VG. Для досліджень оберемо три прискорювачі, а саме – контролер ПДП, модуль криптографії (алгоритм AES), модуль розрахунку CRC. Контролер ПДП (DMA-контролер) – найважливіший прискорювач, який дає змогу виконувати операції копіювання даних, не задіюючи для цього ядра мікроконтролера. Цей мікроконтролер має 2 DMA-контролери по 8 каналів кожен, що в сумі дає 16 каналів для безпосередньої роботи з пам'яттю та периферією. DMA-контролер має три режими роботи: з пам'яті у пам'ять, з пам'яті у регістри даних периферії (усі інтерфейси та таймери), з регістрів даних периферії у пам'ять. Кожен з 16-ти каналів може бути сконфігурований на потрібний режим роботи. Отже, будь-який потік інформації можна передавати з джерела у приймач, не зменшуючи обчислювальних потужностей ядра мікроконтролера. Ядро буде задіяне лише для конфігурації потоку даних, запуску обміну та обробки завершення обміну. Розглянемо модуль криптографії, оскільки будь-яке передавання даних назовні автомату у систему моніторингу чи приймання даних від системи моніторингу, для забезпечення захищеності даних від стороннього втручання, повинна бути шифрована. Для цього вибраний мікроконтролер має вбудований криптографічний процесор, який дає змогу використовувати алгоритми AES, DES та TDES з довжиною ключа 128, 192 та 256 бітів. Криптопроцесор має внутрішні FIFO-буфери для

вхідних та вихідних блоків даних і може бути налаштований на використання контролера ПДП як джерела/отримувача даних. Оскільки програмна реалізація даних алгоритмів вимагає значних ресурсів – цей прискорювач можна вважати суттєвою оптимізацією використання ресурсів мікроконтролера. Останнім з досліджуваних прискорювачів є модуль розрахунку контрольної суми (CRC). Цей прискорювач також має велике значення, оскільки для забезпечення цілісності передаваної інформації більшість периферійних пристроїв використовують розрахунок та перевірку контрольної суми пакета під час сеансу обміну даними з керуючим пристроєм. Результати досліджень наведено в табл. 2. Для перевірки прискорювачів використовували блок даних 1024 байти. Програмний опонент контролера ПДП – побайтове копіювання з буферу-джерела в буфер-приймач. Програмний опонент модуля розрахунку CRC – розрахунок 32-бітного полінома  $0x4C11DB7: X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ . Програмний опонент модуля криптографії – бібліотека AVR-Crypto-Lib. Отже, як видно з результатів дослідження, використання апаратних прискорювачів дає змогу розвантажити ядро мікроконтролера. Після виконання кожного тесту у випадку використання прискорювача спостерігається значна економія часу. Слід також зауважити, що навіть і в цей час ядро мікроконтролера залишається практично незадіяне, оскільки всю роботу виконує прискорювач, а ядро очікує завершення роботи прискорювача. Тому при використанні багатопоточних операційних систем чи операційних систем реального часу, ми можемо використовувати такий мікроконтролер з максимальною ефективністю.

Таблиця 2

**Час виконання алгоритмів з використанням апаратного прискорення та без нього**

Прискорювач	Час роботи прискорювача, мкс	Час роботи програмного алгоритму, мкс
Контролер ПДП	36	149
Криптопроцесор	7	121
Модуль CRC	24	168

**Висновок**

Розглянуто архітектуру та алгоритм роботи вендингового автомату. Було визначено вимоги до вибору мікроконтролерів для реалізації плати управління вендинговим автоматом. Порівняємо мікроконтролери від різних виробників з різними архітектурами. Показано доцільність реалізації вендингового автомату на базі мікроконтролера STM32F407VG, який створений на процесорі з ARM архітектурою. На основі цього мікроконтролера було досліджено поведінку апаратних прискорювачів та обґрунтовано доцільність використання таких прискорювачів при написанні програми для управління вендинговими автоматами.

1. Donald W. Howell. *Vending mashine monitoring system*. [електронний ресурс]//Режим доступу: <http://patent.ipexl.com>. 2. James H. Halseg. *Vending apparatus and method having improved reliability*. [електронний ресурс]//Режим доступу: <http://patent.ipexl.com>. 3. Dana Bashor. *Field configurable vending mashine system*. [електронний ресурс]//Режим доступу: <http://patent.ipexl.com>. 4. *Какой бизнес можно открыть за 10000 долларов*. [електронний ресурс]//Режим доступу: <http://ua-investor.com>. 5. *Vending Software For Your Route* [електронний ресурс]//Режим доступу: <http://www.vendsoft.com>. 6. Ana Monga, Balwinder Singh. *Finite State Machine based Vending Machine Controller with Auto-Billing Features. International Journal of VLSI design & Communication Systems (VLSICS) Vol.3, No.2, April 2012. – P. 19–28*. 7. Pradeepa P., Sudhalavanya T., Suganthi K., Suganthi N., Menagadevi M. *Design and implementation of vending machine using Verilog HDL. International Journal of Advanced Engineering Technology. Vol. IV, Issue I, Jan.-March. 2013, p. 51–53*. 8. Сердюков О. В., Мухин Ю. Д. *Выбор Микроконтроллера*. [електронний ресурс] // Режим доступу: <http://asutpnews.ru/content/view/28/45/> 9. *The Embedded Microprocessor Benchmark Consortium*. [електронний ресурс]//Режим доступу: <http://www.eembc.org/benchmark>. 10. Сало А.М. *Принцип побудови вендингової мережі з моніторингом* // Вісник Нац. ун-ту “Львівська політехніка” “Комп’ютерні системи та мережі”. – 2013. – № 773. – С. 112–118.