

## РЕКОНФІГУРОВАНІ ОБЧИСЛЮВАЛЬНІ СИСТЕМИ НА ОДНОРІДНІЙ СТРУКТУРІ

© Кузьо М.М., 2010

**Розглянуто побудову реконфігурованих обчислювальних систем на пульсуючих інформаційних решітках (пульсіри) як обчислювальних структур з однорідною архітектурою середовища. Пульсіри – це обчислювальне поле з матрицею однобітових процесорів та зв’язків між ними. Особливістю пульсірів є те, що вони мають змінність конфігурації обчислювального поля через її структурну зміну на рівні команд та послідовності самих обчислень.**

**Are considered pulsing information grates (pulsing), as computing structures with homogeneous architecture of environment. Pulsing represent computing with a matrix of one-bit processors, which are connected among themselves. Characteristic property of pulsing are modification of computing field by means programming of computing homogeneous environment and hardware realization of computing problem.**

**Вступ.** Одним з напрямів створення високопродуктивних обчислювальних систем є побудова реконфігурованих обчислювальних структур, а саме – адаптація архітектури обчислювальної системи під структуру графа задачі, в такий спосіб створюючи універсальне проблемно-орієнтоване обчислювальне середовище. Дослідження пульсуючих інформаційних решіток, як одного з прототипів однорідних структур, є актуальними під час створення реконфігурованих обчислювальних систем.

**Огляд літературних джерел.** Високопродуктивні обчислення є необхідними для фундаментальних досліджень у таких областях науки, як ядерна фізика, астрофізика, ядерна енергетика, аерокосмічна промисловість тощо. СуперЕОМ потрібні для прогнозування розвитку фінансових та економічних сфер суспільства, передбачень погоди та кліматичних змін у природі, у хімічній та біологічній галузях науки.

Одним із шляхів підвищення продуктивності обчислень є побудова високопродуктивних обчислювальних систем, архітектура яких задовольняє таким важливим принципам, як паралельність, універсальність, надійність та технологічність [1–3].

Висока продуктивність обчислювальної системи забезпечується виконанням алгоритму задачі апаратними засобами [4, 5]. Архітектура однорідного обчислювального середовища дає змогу апаратно реалізувати алгоритм задачі, оскільки кожній вершині його графа поставлений у відповідність процесор, що виконує арифметичну чи логічну операцію. Інформаційні траси відповідають лініям зв’язку між вершинами графа алгоритму задачі і забезпечуються комутаційними схемами кожного з процесорів. Реконфігурованість обчислювальної системи на однорідній структурі досягається перелаштуванням обчислювального поля середовища під заданий алгоритм задачі.

**Постановка задачі.** Дослідити архітектуру реконфігурованих обчислювальних систем побудованих на однорідних структурах, пульсуючих інформаційних решітках та особливості реконфігурації її обчислювального поля.

**Програмування пульсіра.** Архітектура пульсіра характеризується однорідністю обчислювального поля, що складається з матриці однобітних процесорів або комірок (ОК, computer cells-CC) та зв'язків між ними (рис. 1, а). Лінії зв'язків між комірками забезпечують інформаційний обмін між ними і слугують для кожної з них портами вводу та виводу даних. Інформаційний інтерфейс ОК включає вісім входів ( $a1, \dots, a8$ ), вісім виходів ( $b1, \dots, b8$ ) та чотири шини ( $Ch1, \dots, Ch4$ ) загального доступу (рис. 1, б).

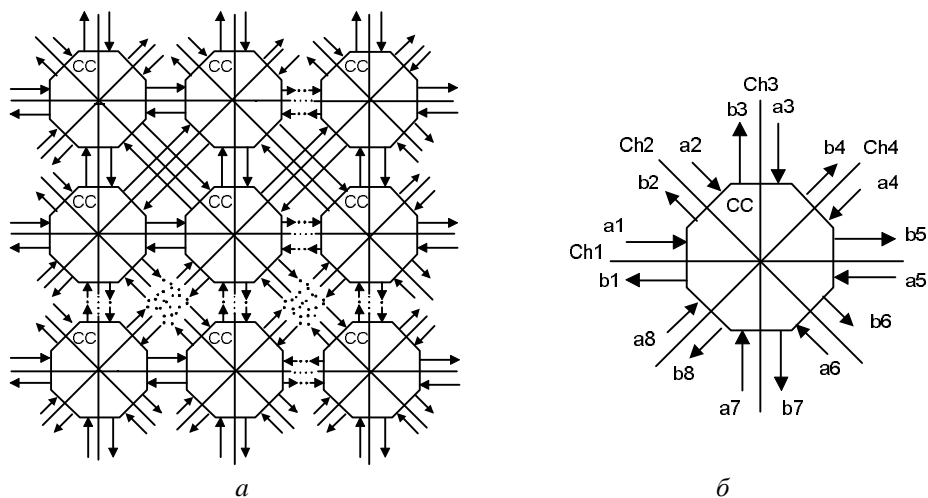


Рис. 1. Архітектура пульсіра (а) та інтерфейс обчислювальної комірки (б)

Кожна з обчислювальних комірок містить власний реєстр інструкції (Register Instruction), який налаштовує її на виконання тієї чи іншої арифметико-логічної операції (рис. 2). Окрім того, ОК містить блок входних (switching unit of input) комутаторів, що забезпечує підключення входів  $a1, \dots, a8$  комірки до арифметико-логічного пристрою (ALD), реєстрової пам'яті (registers memory), каналів транзиту (transit channals), виходи яких через блок вихідних (switching unit of output) комутаторів поступають на її інформаційні виходи  $b1, \dots, b8$  та шини  $Ch1, \dots, Ch4$ . Код інструкції безпосередньо налаштовує всі функціональні блоки ОК на виконання заданої двооперандної арифметико-логічної операції, функції транзиту входних сигналів, керування реєстровою пам'яттю та комутацією входних та вихідних сигналів.

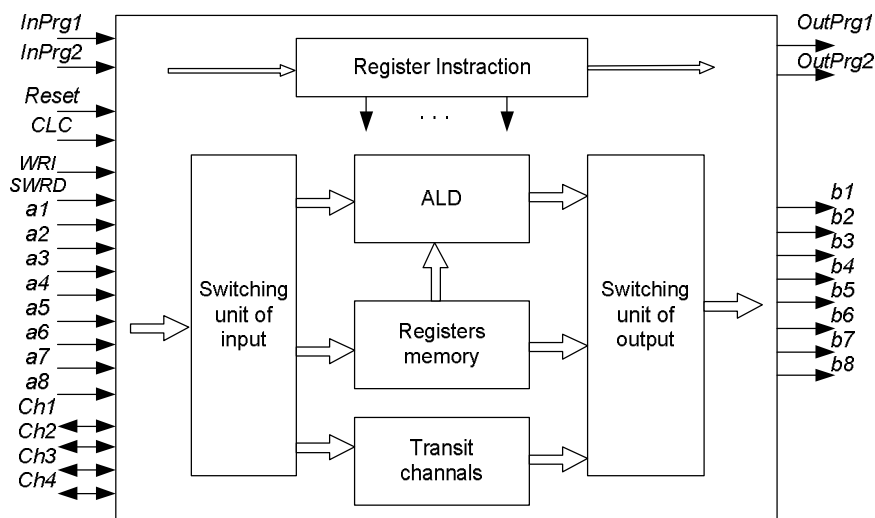


Рис. 2. Структурна схема обчислювальної комірки пульсіра

В ОК реалізовано три незалежні функції – обчислення, збереження та транзиту даних. Обчислення здійснюються операційним блоком ALD ОК, що реалізує такі арифметико-логічні

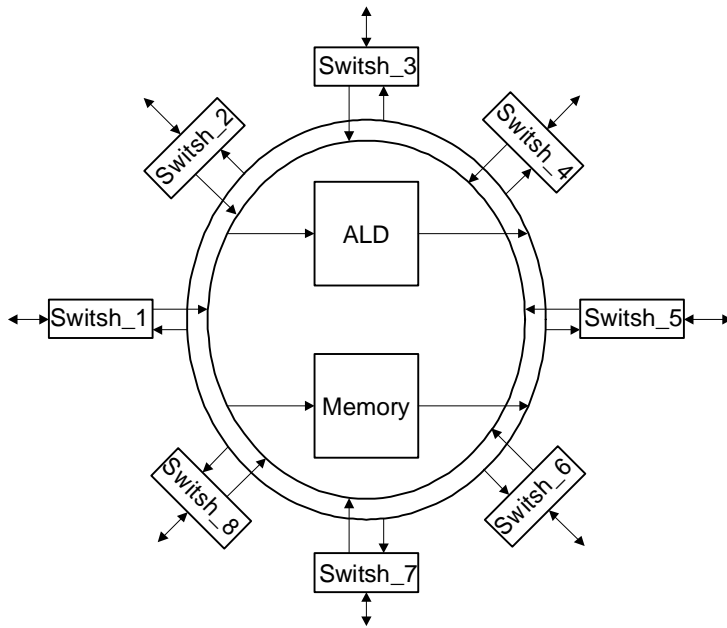


Рис. 3. Структура обчислювальної комірки пульсіра

поле та поле пам'яті даних (рис. 3). Операційний блок, як і блок пам'яті, можуть бути підключені до одного з восьми входів та одного з восьми виходів обчислювальної комірки. Їх конфігурація в пульсірі формується після його програмування під час реалізації алгоритму задачі. Широка комутаційна мережа зв'язків між обчислювальними комірками дає змогу вибудовувати різноманітну по довжині структуру блоків пам'яті та операційних блоків. Реконфігурація пульсіра реалізується налаштуванням регістра команд кожної обчислювальної комірки, що включає певну операцію ALD, напрямки комутації входів та виходів та конфігурацію підключення пам'яті.

На рис. 4 показано структуру налаштування обчислювального поля пульсіра, що включає з'єднання входів (*InPrg1*, *InPrg2*) та виходів (*OutPrg1*, *OutPrg2*) ОК з відповідними входами та виходами сусідньої комірки. Під час програмування пульсіра через горизонтальні *InPRG-Hi*, вертикальні *InPRG-Vj* канали зв'язку та відповідні –  $Hi+1$ ,  $Vi+1$  комутаційні вузли формуються послідовні, паралельні та послідовно-паралельні схеми конфігурацій налаштування обчислювального поля чи обчислювальної системи загалом.

Отже, задання конфігурації обчислювального поля на виконання певного алгоритму задачі зводиться до налаштування обчислювального поля пульсіра, а саме: програмування регістра інструкції кожної з ОК.

### Будова реконфігурованих обчислювальних систем на пульсірах

Архітектурні та конструктивні особливості пульсірів визначають структуру реконфігурованих обчислювальних систем, призначених для реалізації багатьох задач. Для проблемно-орієнтованих реконфігурованих структур визначальною особливістю може бути обов'язкова реалізація в межах обчислювального модуля базових підграфів цього алгоритму задачі, хоча конструктивно вони можуть бути реалізовані один стосовно іншого на різновіддалених ділянках обчислювального поля системи (рис. 5).

Будову обчислювальної системи чи апаратної реалізації будь-якої з задач на однорідних обчислюваних середовищах слід розглядати як реалізацію певного графа алгоритму задачі, структурованого на макро- та мікрорівнях, тобто макропрограмні модулі включають в себе програмні модулі нижчих рівнів аж до модулів реалізації елементарних обчислювальних операцій. Слід виділити мікро- та макроструктурні рівні апаратної реалізації будь-якої з задач на однорідних обчислюваних середовищах. Так, на рис. 5, а показано структурну схему мікропрограмного модуля (ММ), що включає в себе сукупність процесорних модулів (СМі-computing module) та його комутатора (SM). Своєю чергою, кожний процесорний модуль складається з операційних блоків

операції над однобітними операндами, як арифметичне додавання, логічне додавання та множення, сума за модулем 2 тощо. Регістрова пам'ять ОК дає змогу зберігати дані розміром 1024 біт. Блок транзиту реалізує вісім незалежних каналів передачі даних з входу ОК на її вихід. Отже, у певний момент часу ОК може реалізувати до восьми каналів обробки та передачі даних, що охоплюють вищенаведені функції. Програмування ОК передбачає налаштування регістра інструкції кодом команди, що забезпечує повноту її функціонування.

Обчислювальна комірка поєднує в собі операційний блок та блок пам'яті, що загалом уможливорює будувати у пульсірі обчислювальне

(CPU) та регістрової пам'яті (memory) кожної з ОК, задіяних під реалізацію певної операції. Процесорні модулі фактично відображають фрагменти матриці пульсіра, що включають в себе певну кількість ОК.

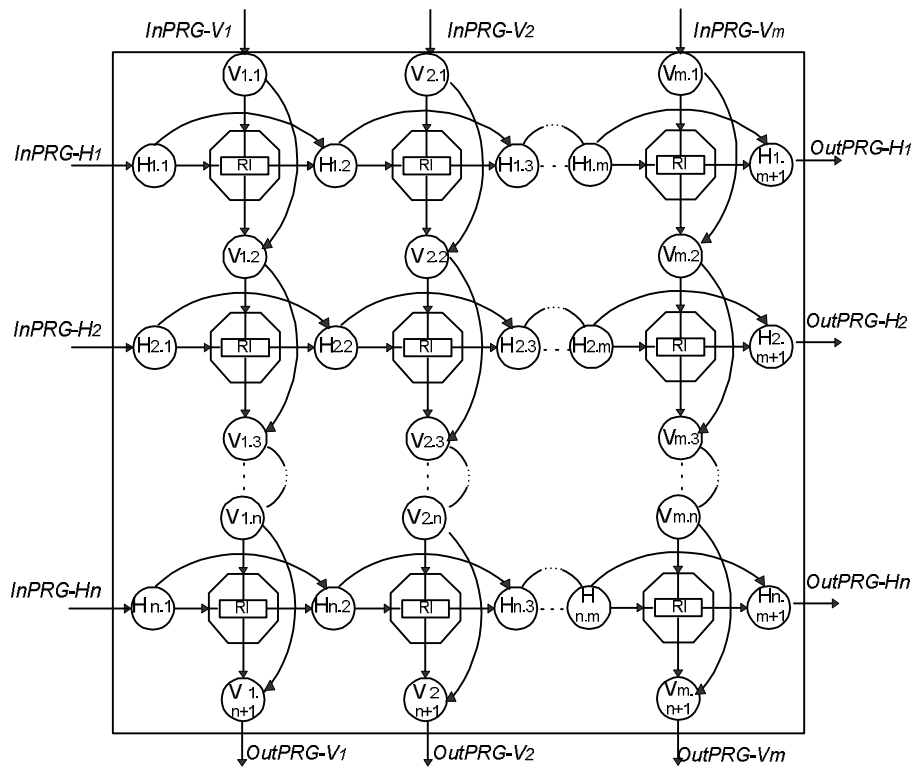


Рис. 4. Структура налаштування обчислювального поля пульсіра

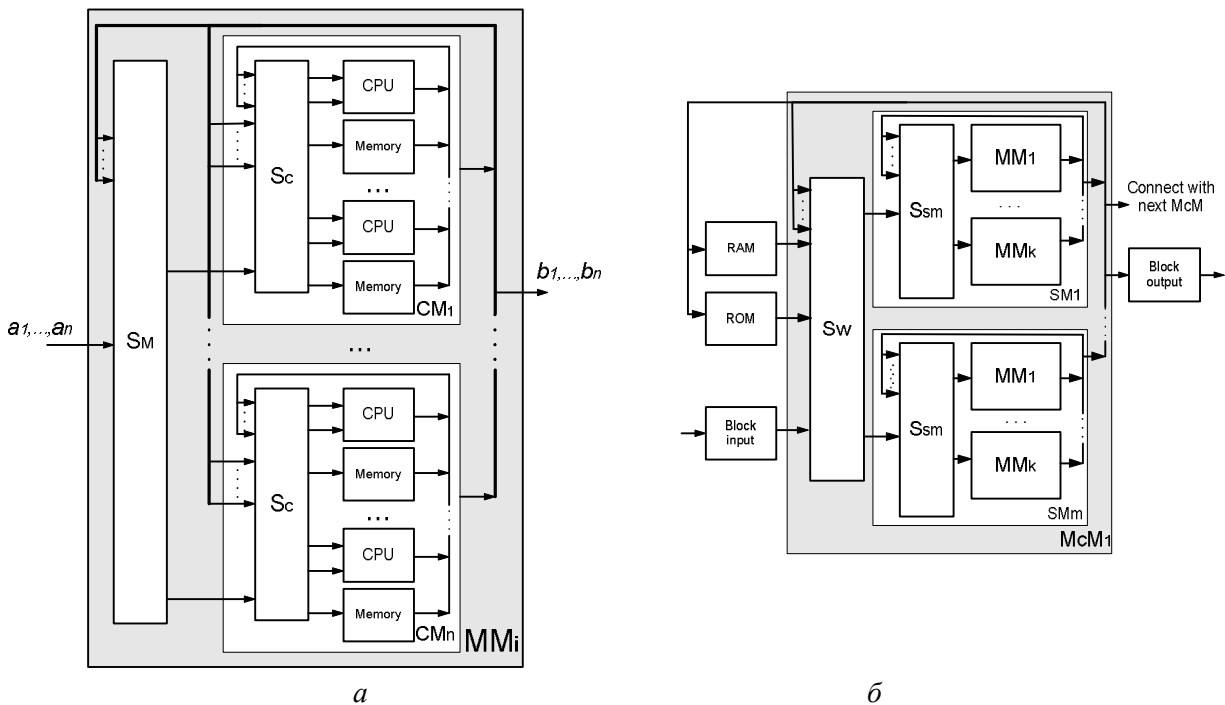


Рис. 5. Структурна схема програмних модулів мікро- та макрорівнів (а, б)

Сукупність мікропрограмних модулів об'єднуються через відповідний комутатор  $S_{sm}$  в так званий програмний модуль другого рівня  $SM_j$  (рис. 5, б). За аналогічною структурою утворюється

макропрограмний модуль (*McMk*). Чіткої межі між мікропрограмним, системним та макропрограмним модулями немає, проте вони становлять ієрархічну обчислювальну структуру реалізації граф-алгоритма задачі.

### **Висновки**

Запропоновані пульсуючі інформаційні решітки дають можливість будувати високопродуктивні обчислювальні засоби, що зумовлені:

- високим ступенем паралелізму обчислень за рахунок матричної архітектури обчислювального поля;
- апаратною реалізацією алгоритму задачі, оскільки кожній арифметико-логічній операції поставлено у відповідність власний процесор;
- реконфігурованістю обчислювальної системи, тобто зміною конфігурації обчислювального поля шляхом його програмування.

Використання пульсірів як однорідних обчислювальних структур дає можливість будувати реконфігуровані обчислювальні системи різноманітного призначення, починаючи від персональних комп'ютерів і закінчуючи суперЕОМ. Але в цьому випадку їх продуктивність буде вищою у кілька разів порівняно з сучасними обчислювальними засобами.

*1. Вишенчук И.М., Черкасский Н.В. Алгоритмические операционные устройства и суперЭВМ. – К.: Техніка, 1990. – 197 с. 2. Мартинюк Т.Б., Кожем'яко В.П., Павлов С.В., Заболотна Н.І. Оптикоелектронні комп'ютери. – Вінниця: ВДТУ, 1998. 3. Каляев А.В. Однородные коммутационные регистровые структуры. – М.: Сов. радио, 1978. – 336 с. 4. Каляев И.А., Левин И.И., Семерников Е.А., Шмойлов В.И. Реконфигурируемые мультиконвейерные вычислительные структуры. – Ростов-на-Дону: Изд-во ЮНЦ РАН, 2008. – С. 197–302, 5. Кузьо М.М., Русин Б.П., Шмойлов В.І. Однородні обчислювальні середовища // Оптико-електронні інформаційно-енергетичні технології. – Вінниця, 2001. – № 2. – С. 19–37. 6. Кузьо М.М., Парамуд Я.С. Пульсуючі інформаційні решітки, як паралельні обчислювальні структури з однорідною архітектурою // Вісн. Нац. ун-ту “Львівська політехніка”. – 2006. – № 573: Комп'ютерні системи та мережі. – С. 125–130.*