

КОМП'ЮТЕРНА ІНЖЕНЕРІЯ



ISSN 2707-1898 (print)

Український журнал інформаційних технологій

Ukrainian Journal of Information Technology

<http://science.lpnu.ua/uk/ujit>

<https://doi.org/10.23939/ujit2024.02.083>

Correspondence author

R. D. Baran

roman.d.baran@lpnu.ua

Article received 15.10.2024 p.

Article accepted 19.11.2024 p.

UDC 004.31



P. D. Baran

Національний університет "Львівська політехніка", м. Львів, Україна

МЕТОДИ ТА ЗАСОБИ ВИМІРЮВАЛЬНОГО ПЕРЕТВОРЕННЯ РЕАЛЬНОГО ЧАСУ, ОРІЄНТОВАНОГО НА СЕНСОРНІ СИСТЕМИ

Розподілені системи контролю та управління весь час стають складнішими, невпинно збільшується кількість пристрійв Інтернету речей і бездротових сенсорів. Усі вони потребують створення та вдосконалення простих та ефективних пристрійв, які виконують онлайн обчислювальні операції поблизу сенсорів у реальному часі.

У роботі проаналізовано використання число-імпульсних функціональних перетворювачів зі змінною розрядністю і комбінованим зворотним зв'язком для виконання обчислювальних операцій над даними в реальному часі, що надходять із чутливих елементів сенсорів. Описано новий підхід до об'єднання схем з додатними та від'ємними зворотними зв'язками для покращення метрологічних характеристик вимірювальних перетворювачів. Особливими перевагами таких пристрійв є їх простота і надійність, а відповідно й енергоефективність. Введення зворотних зв'язків дає змогу комплексно покращувати характеристики перетворювачів. Відомі базові структурні елементи із додатним та від'ємним зворотними зв'язками, із певними відмінностями між собою. У цій роботі розглянуто проблеми, що виникають під час уведення імпульсних зворотних зв'язків, і способи їх вирішення. Запропоновані методи та засоби обчислення арифметичних операцій та елементарних математичних функцій можуть бути використані як базові обчислювальні компоненти для функціонального перетворення сигналів у вигляді імпульсних потоків. Число-імпульсні коди можуть надходити від первинних вимірювальних сенсорів або спеціальних моделювальних пристрійв із частотним чи число-імпульсним виходом.

Ключові слова: спеціалізовані перетворювачі, число-імпульсні коди, інтегратори, зворотні зв'язки, математична модель.

Вступ / Introduction

Актуальність проблеми. Сучасний етап розвитку обчислювальних систем характеризується підвищеними вимогами до розроблення нових структур, що пов'язано зі зростанням складності завдань, для яких традиційні підходи до організації обчислень не відповідають вимогам за продуктивністю, енергоефективністю, надійністю. Це стосується і таких сфер, як сенсори, Інтернет речей, промисловий інтернет, робототехніка, біоелектроніка та багато інших, де важливі збирання та оброблення інформації від великої кількості різномірних джерел та отримання результатів і формування відповідних сигналів керування у реальному часі.

Зі збільшенням кількості пристрійв Інтернету речей (IoT), інтегрованих у повсякденне життя, виникла необхідність оптимізації енергоефективності таких пристрійв для збільшення терміну служби батареї. Одним із найенергозатратніших компонентів вимірювальних перетворювачів є обчислювальні блоки, тому їх оптимізація – важлива науково-технічна проблема.

Відповідним напрямом, пов'язаним зі створенням нових базових елементів для побудови обчислювальних систем, є розроблення пристрійв, що виконують функціональні перетворення число-імпульсних кодів, які можуть бути вихідними сигналами частотних сенсорів чи інших спеціальних модуляторів або перетворювачів. Поширеність таких методів перетворення пояснюється тим, що число-імпульсна чи частотна форма подання сигналів мають певні переваги. А саме сигнали, що складаються з імпульсів із одиничним значенням амплітуди, інформативні параметри яких пов'язані з часом чи частотою, стійкі до шуму, помилок зміщення та завад. Це дає змогу простіше реалізовувати операції оброблення та перетворення порівняно з іншими видами кодування. Легкість переходу від частотних сигналів до цифрових дає змогу ефективно застосовувати їх як у сенсорних інтерфейсах, так і під час формування керуючих сигналів. Також результат перетворення формується у реальному часі роботи пристрійв, тобто під час кожного вхідного імпульсу.

Перетворення число-імпульсного коду може виконуватись різними методами, серед яких основні: табличні та таблично-алгоритмічні; основані на цифрових інтеграторах (ЦІ) та інших апаратних рішеннях; а також програмні, із використанням мікропроцесорів і мікроконтролерів. Число-імпульсні функціональні перетворювачі (ЧІФП) зазвичай належать до другої групи. Вигідною перевагою ЧІФП порівняно з табличними і таблично-алгоритмічними пристроями є спрощені структури, що потребують істотно менше елементарних тригерно-логічних блоків для досягнення заданої точності та діапазону перетворення число-імпульсного коду. Основною перевагою ЧІФП над програмними методами є значно вища швидкодія.

Невід'ємною частиною розроблення нових базових елементів, необхідних для створення згаданих систем, є проектування спеціалізованих апаратних функціональних перетворювачів із покращеними метрологічними та технологічними характеристиками. Тому розроблення нових методів розв'язання типових завдань, удосконалення та створення нових базових елементів для побудови вимірювальних, обчислювальних систем є актуальним завданням.

Об'єкт дослідження – процес проектування спеціалізованих апаратних функціональних перетворювачів для обчислення елементарних математичних функцій у реальному часі із комбінованим зворотним зв'язком.

Предмет дослідження – моделі спеціалізованих апаратних функціональних перетворювачів зі змінною розрядністю і комбінованим зворотним зв'язком, які використовують дані у формі число-імпульсних кодів (імпульсних потоків).

Мета роботи – розроблення та удосконалення математичних, архітектурних моделей проектування спеціалізованих апаратних функціональних перетворювачів зі змінною розрядністю і з комбінованим зворотним зв'язком, які використовують дані у формі число-імпульсних кодів для обчислення елементарних математичних функцій, що дасть змогу підвищити точність обчислення функцій та ефективність проектування, розширити функціональні можливості.

Для досягнення зазначененої мети визначено такі основні завдання дослідження:

- удосконалити математичну модель ЧІФП зі змінною розрядністю і комбінованим зворотним зв'язком на основі аналізу відомих моделей ЧІФП зі змінною розрядністю з додатним та з від'ємним зворотними зв'язками для зменшення похиби обчислення;
- створити узагальнену архітектурну модель спеціалізованого апаратного функціонального перетворювача;
- на основі розробленої математичної моделі пристрою виконати експериментальні дослідження ЧІФП зі змінною розрядністю і комбінованим зворотним зв'язком й отримати їх метрологічні характеристики.

Матеріали і методи дослідження. У роботі використано метод функціонального оброблення інформації за допомогою число-імпульсних функціональних перетворювачів зі змінною розрядністю, які працюють за методом одиничних приrostів із одночасним формуван-

ням результируючого паралельного коду. Такі перетворювачі ґрунтуються на використанні апаратних структурних елементів – цифрових інтеграторів із паралельним перенесенням й імпульсними зворотними зв'язками, які реалізують наближені числові методи обчислення означеного інтеграла за допомогою скінченної кількості інтеграторів та суматорів. Особливістю побудови пристройів за принципом зі змінною розрядністю є можливість простого нарощування розрядності структурних елементів, а отже, розширення динамічного діапазону за вхідним ЧІК відбувається в теоретично будь-яких заданих межах.

Аналіз останніх досліджень та публікацій. Питання нових підходів до організації обчислень, пов'язаних із вимірювальними перетвореннями та використанням методів оброблення даних у число-імпульсному чи бітовому потоці, постійно у центрі уваги дослідників. Дослідження в цій сфері пов'язані з розвитком принципів побудови комп'ютерних систем [1], [2], з розробленням підходів до їх реалізації за допомогою спеціалізованої елементній бази [3], а також зі створенням оригінальних елементів і функціональних модулів [4], [5], [6].

Публікація та патентна записка [7], [8] також висвітлюють сучасний підхід і актуальність розроблення простих апаратних засобів для функціонального перетворення, які використовують для синтезаторів частоти. Зокрема там акцентовано на тому, що нині через збільшення кількості пристройів Інтернету речей (ІоТ) виникла потреба в їх оптимальній енергоефективності. Одним із компонентів радіочастотного трансивера, які споживають найбільше енергії, є блок синтезу частоти. У цій роботі подано систему фазового автопідналаштовувача частоти (ФАПЧ, Fractional-N PLL) на основі двійкового помножувача, або інтегратора із послідовним перенесенням (*binary rate multiplier*, BRM), яка встановлює новий підхід до синтезаторів частоти із наднизьким енергоспоживанням (ULP) для засобів ІоТ. Отже, уникаючи будь-якого використання ΣΔ-модулятора, зберігаючи належну продуктивність, енергоефективність і високу пропускну здатність, розробили і виготовили прототип цього ІоТ засобу. Необхідно зазначити, що згадані вище пристройі є прямыми аналогами запропонованих в цій роботі удосконалених інтеграторів із паралельним перенесенням, які вигідно відрізняються від двійкових помножувачів за точністю у всюму динамічному діапазоні й успішно використовувалися для створення дворівневих синтезаторів частоти [9] та генераторів псевдовипадкових чисел [10].

У роботах [11], [12] детально проаналізовано способи використання й описано особливості процесів, що відбуваються в пристроях бітового потоку, з метою розроблення нових апаратних та алгоритмічних структур. Але потрібно зазначити, що ці пристройі реалізують методи побудови архітектурних моделей апаратних біт-потокових обчислювачів із використанням так званих конвеєрних структур. Таким структурам притаманні певні обмеження, зокрема вони потребують на кожен розряд різних елементів затримки. Для встановлення початкових умов перед роботою вони повинні бути “ініціалізовані” певними значеннями, а саме першими членами арифметичного ряду n -го порядку та арифметичними рядами різниць першого, другого та n -го порядків відповідно, що потребує доволі складних елеме-

нтів пам'яті. Відповідно нарощування розрядності для вищої точності таких структур буде проблематичним.

Також відомі роботи, в яких варіанти реалізації обчислень у бітовому потоці були орієнтовані на специфічні апаратні засоби, а саме двійкові помножувачі (BRM) використовувалися для реалізації множення частоти імпульсів на вагові коефіцієнти у імпульсних нейронних мережах [13].

Відомі й інші схожі пристрої, що як основні операційні блоки, а саме інтегратори імпульсів, використовують лічильники [14]. З погляду структурної організації бітово-потокові алгоритми відмовостійкого перетворення реалізують “саморозвивні” процеси з негативним зворотним зв’язком, які прагнуть до стабільного стану, характерного для кінцевого результату [15], [16]. У цьому випадку відсутні поетапні обчислення, і різні математичні перетворення досягаються в єдиному процесі формування рішення. Але кінцевий результат обчислення з’являється не одразу, а після завершення “перехідних процесів”, що є істотним недоліком в умовах реального часу. Також недоліками є обмежений рівень швидкодії та точність обчислень.

У роботі [17] використано багаторозрядні приrostи аргументів для підвищення швидкодії. Але такі пристрої не можуть працювати із число-імпульсним кодом в реальному часі й також потребують складних пристрій керування. Це апроксимувальні пристрої для реалізації тригонометричних функцій.

Отже, як показує аналіз публікацій, питання дослідження функціональних особливостей ЧІФП зі змінною розрядністю і комбінованим зворотним зв’язком та його порівняння з традиційною реалізацією, як на функціональному, так і на топологічному рівні залишається актуальним і потребує подальших досліджень.

Результати дослідження та їх обговорення/ Research results and their discussion

У попередніх дослідженнях [18] доведено переваги використання ЧІФП зі змінною розрядністю над таблицями методами та універсальними процесорами, проте існують недоліки, пов’язані з точністю обчислень на початку динамічного діапазону та зворотними зв’язками. Інша проблема полягає у конфлікті між точністю та швидкодією під час використання додатного та від’ємного зворотних зв’язків.

Для вирішення зазначених проблем запропоновано новий підхід – об’єднання структур з додатним та від’ємним зворотними зв’язками в одну схему, з одночасним використанням принципу змінної розрядності. Це дає змогу оптимізувати характеристики перетворювачів, а саме покращити метрологічні характеристики системи із незначними апаратними затратами, і залишити незмінними динамічний діапазон перетворення та швидкодію. Як приклад розглянуто операцію ділення, що часто використовується під час розроблення вимірювальних функціональних перетворювачів.

Етапи процесу об’єднання структур із додатним та від’ємним зворотними зв’язками з метою створення відповідної математичної моделі:

1. **Аналіз характеристик окремих схем.** Позитивний зворотний зв’язок: збільшує кількість імпульсів у вихідному сигналі базового структурного елемента і зменшує швидкодію перетворення. Негативний зворотний зв’язок: зменшує кількість імпульсів у вихідному сигналі базового структурного

елемента і звужує динамічний діапазон перетворення. Графіки похибок перетворення для додатного і від’ємного зворотних зв’язків мають дзеркальне відображення відносно осі абсцис [18], [22], [23] (див. рис. 4).

2. **Аналіз функцій кожної схеми.** Визначаємо компоненти кожної схеми, що відповідають за зворотний зв’язок, і їх вплив на функціонування схеми.
3. **Ідентифікація спільних компонентів:** Такими компонентами є керуючий перетворювач кодів, лічильник результату.
4. **Проектування об’єднаної схеми:** використовуємо мультиплексор (MUX) для вибору між позитивним і негативним зворотними зв’язками.
5. **Інтегруємо компоненти:** використовуємо лічильник результату обчислення, щоб об’єднати обидва типи зворотних зв’язків.
6. **Перевірка стабільності й коректності роботи.** Використовуємо програмне забезпечення для схемотехнічного моделювання (наприклад, САРХ XILINX, MATLAB або інший цифровий симулатор), щоб перевірити коректність і стабільність роботи об’єднаної схеми.
7. **Тестування на реальному апаратному забезпеченні:** після моделювання необхідно виконати тестування на фізичному прототипі, щоб переконатися у правильності роботи та відсутності небажаних ефектів.
8. **Оптимізація і налаштування:** перевіряємо і коригуємо параметри схем, такі як пороги комутації та тривалість затримок; додаємо керуючі елементи.

У загальнену структурну схему базового обчислювального вузла із комбінованим зворотним зв’язком наведено на рис. 1, де СД – схема додавання імпульсів переповнення, СВ – схема віднімання імпульсів переповнення, n – вхідний число-імпульсний код, $N(n, z)$ – результат перетворення.

Також під час об’єднання необхідно враховувати часові обмеження. Критерієм для забезпечення оптимальної швидкодії ЧІФП зі змінною розрядністю і комбінованим зворотним зв’язком, відповідно до швидкості опрацювання інформації базовими елементами, буде загальний час, який не повинен перевищувати часу формування імпульсів зворотного зв’язку і часу, необхідного для перемикання піддіапазонів. На всіх проаналізованих етапах під час визначення швидкодії пристрій ЧІФП зі змінною розрядністю потрібно враховувати лише структурні особливості введення імпульсних зворотних зв’язків, оскільки остаточне визначення швидкодії можливе лише після синтезу усіх вузлів перетворювача і побудови його принципової схеми [21]. Також для схеми із додатним зворотним зв’язком для імпульсів переповнення, що надходять на схему додавання, додатково запропоновано схему обмеження тривалості імпульсів, щоб зменшили втрати у швидкодії (див. рис. 2).

Виконавши аналіз опису похибок [18], оцінки часових характеристик [18], [21], технологічної доцільності [20] різних схем для додатного та від’ємного зворотних зв’язків, ми розробили структурну схему і вираз *абсолютної похибки для математичної моделі* нового базового елемента (рис. 2).

Абсолютна похибка перетворення нагромаджуvalьного суматора із додатним зворотним зв’язком і з імпульсним виходом визначається формулою [18]:

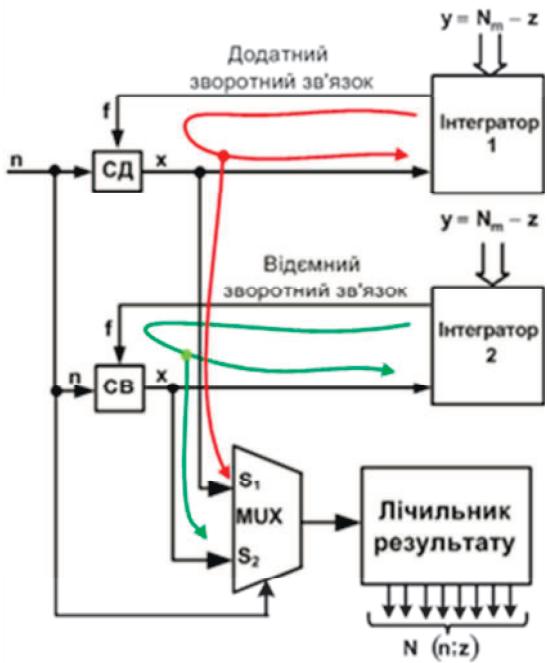


Рис. 1. Узагальнена структурна схема базового обчислювального вузла із комбінованим зворотним зв'язком / Generalized structural diagram of a basic computing unit with combined feedback

$$\Delta_{\text{d33}}(n,y,R) = F(n,y,R) - N_m n / (N_m - y), \quad (1)$$

де n – кількість входних імпульсів; x – кількість вихідних імпульсів; y – керуючий код; R – початкове число в Пр; F – досліджувана функція; $N_m = 2^m$ – масштабувальний коефіцієнт (m – кількість двійкових розрядів накопичувального суматора).

Абсолютна похибка перетворення нагромаджувального суматора із від'ємним зворотним зв'язком із імпульсним виходом визначається формулою:

$$\Delta_{\text{B33}}(n,y,R) = F(n,y,R) - N_m n / (N_m + y). \quad (2)$$

Математична модель мультиплексора (MUX):

$$Y = S \cdot B + (1-S) \cdot A \quad (3)$$

Розроблення результатуючої абсолютної похибки для математичної моделі базового елемента з комбінованим зворотним зв'язком

Абсолютна похибка об'єднаної схеми Δ залежатиме від керуючого сигналу S мультиплексора.

Якщо $S=1$, активна схема із додатним зворотним зв'язком, і похибка становитиме Δ_1 .

Якщо $S=0$, активна схема із від'ємним зворотним зв'язком, і похибка дорівнюватиме Δ_2 .

Тому результатуюча абсолютна похибка Δ для об'єднаної схеми, враховуючи дію мультиплексора, становить:

$$\Delta(n,y,R) = S * \Delta_{\text{d33}}(n,y,R) + (1-S) \Delta_{\text{B33}}(n,y,R). \quad (4)$$

Підставимо вирази для Δ_{d33} і Δ_{B33} і спростимо їх, отримаємо результатуючу абсолютну похибку об'єднаної схеми:

$$\Delta(n,y,R) = F(n,y,R) - \left(S \frac{N_m n}{N_m - y} + (1-S) \frac{N_m n}{N_m + y} \right). \quad (5)$$

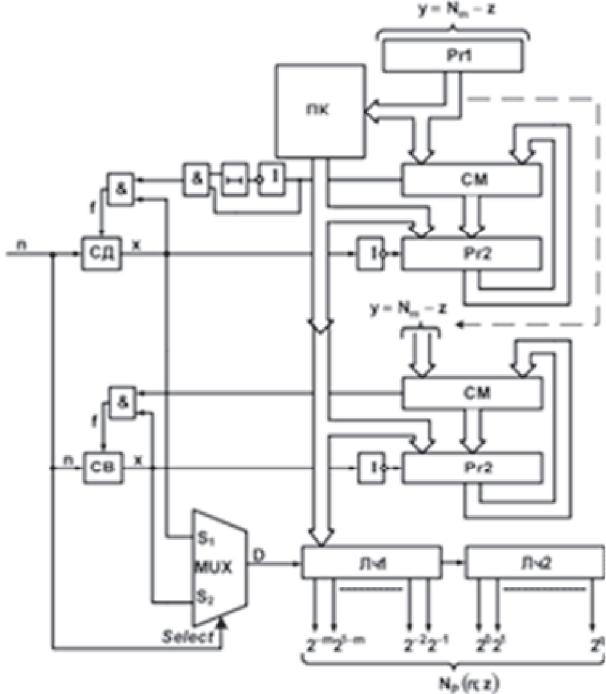


Рис. 2. Структурна схема базового елемента з комбінованим зворотним зв'язком / Block diagram of a basic element with combined feedback

Ця формула показує, як похибка залежить від керуючого сигналу S , коли вибирають між схемою з додатним або від'ємним зворотним зв'язком.

Відповідно до отриманого виразу (5) розроблено блок-схему алгоритму дослідження математичної моделі ЧІФП із комбінованим зворотним зв'язком (рис. 3) і отримано результати моделювання (рис. 4).

Необхідно зазначити, що досліджуваний перетворювач за рахунок використання принципу змінної розрядності [18] забезпечує реалізацію заданої функції у діапазоні:

$$2^{s-1} \leq n \leq 2^s - 1, \quad (6)$$

де $s = 1, 2, 3, 4, \dots$; $\Delta_{T_p}(n)$ – трансформована через ЧІФП похибка квантування [18], максимальні значення якої для функцій, що монотонно зростають, визначаються рівняннями: $\Delta_{T_{p_{\max}}}(n) = F(n) - F(n-1)$, $\Delta_{T_{p_{\min}}}(n) = F(n) - F(n+1)$ відповідно.

Обговорення результатів дослідження. Здійснене дослідження вирішує актуальну наукову та практичну проблему розроблення методів і моделей проєктування вимірювальних апаратних засобів математичних функцій із числовими-імпульсними даними, які виконують обчислення у режимі реального часу.

Для вирішення вказаного завдання запропоновано вдосконалений метод, який ґрунтується на новому підході до об'єднання схем вимірювальних перетворювачів із додатними та від'ємними зворотними зв'язками для покращення їх метрологічних характеристик і розроблено відповідну вдосконалену математичну модель з комбінованим зворотним зв'язком, що дало змогу підвищити точність обчислень приблизно удвічі, про що свідчать результати моделювання. На рис. 4 проілюстровано результат моделювання схеми з комбінованим

зворотним зв'язком на прикладі $\Delta_{\text{комб}}$ і порівняно з раніше отриманими результатами моделювання для похибок $\Delta_{\theta33}$ і $\Delta_{\phi33}$ із традиційною реалізацією [22], [23].

Наукова новизна отриманих результатів дослідження – удачно використано математичну модель ЧІФП зі змінною розрядністю і комбінованим зворотним зв'язком та здійснено порівняння її із традиційною реалізацією у вигляді ЧІФП зі змінною розрядністю з додатним або від'ємним зворотним зв'язком.

Практична значущість результатів дослідження – використання розроблених математичних, архітектурних моделей проектування вимірювальних перетворювачів для елементарних математичних функцій забезпечує підвищення точності обчислень без змін у швидкодії та діапазоні перетворення, що у підсумку підвищує ефективність проектування.

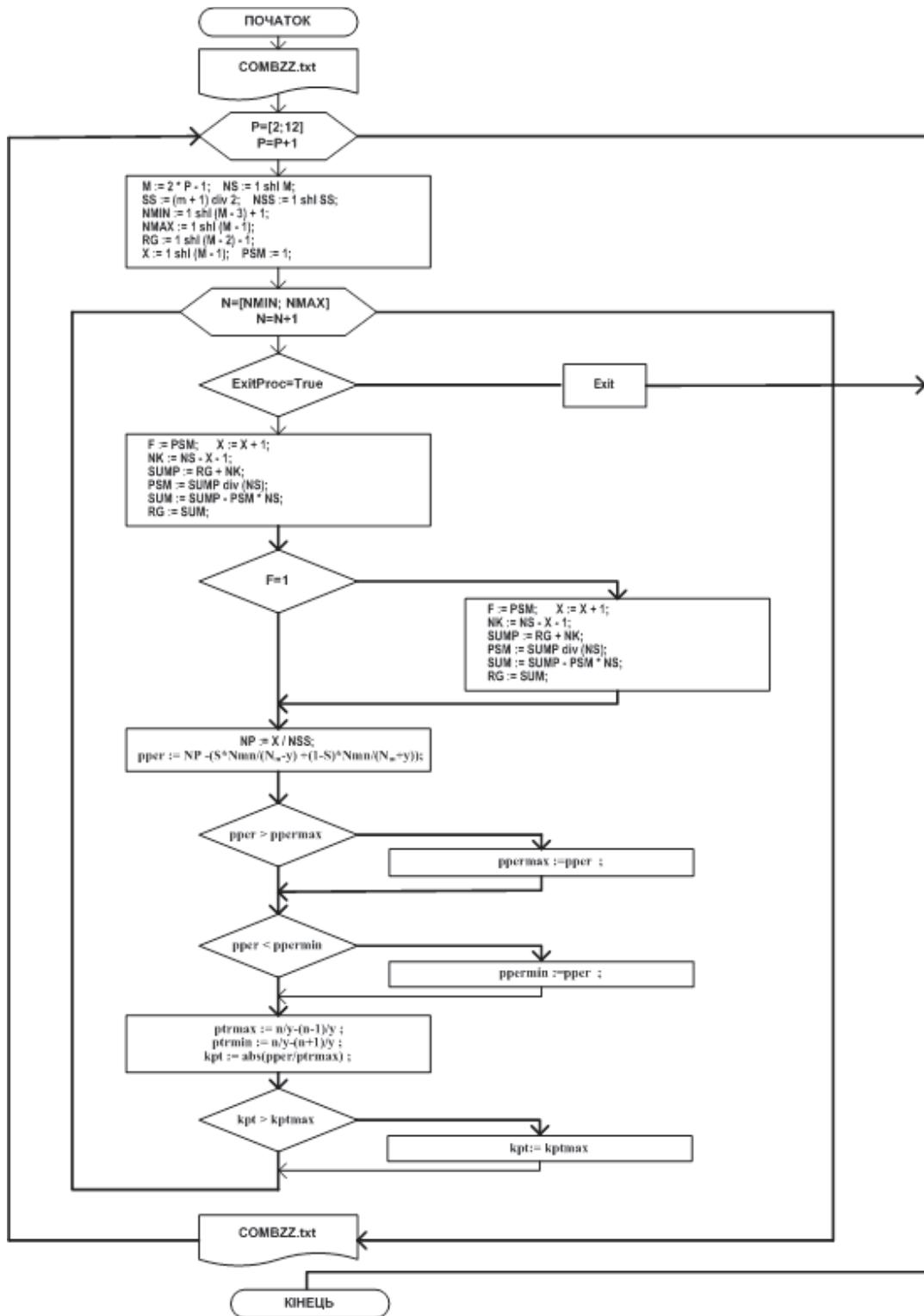


Рис. 3. Блок-схема алгоритму дослідження математичної моделі ЧІФП із комбінованим зворотним зв'язком /
Block diagram of the algorithm for researching the mathematical model of NPFT with combined feedback

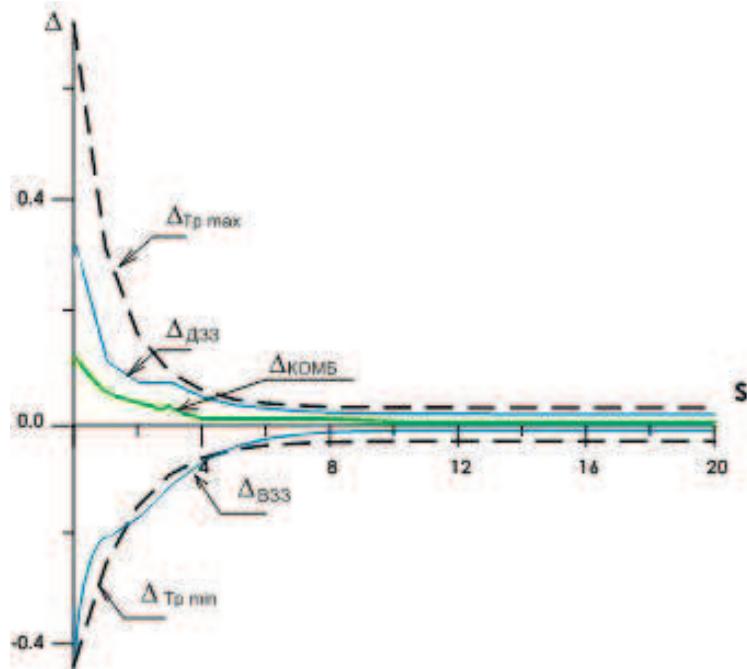


Рис. 4. Результати моделювання: залежність абсолютної похибки $\Delta_{\text{комб}}(n)$ від діапазону перетворення S / Simulation results: dependence of the absolute error on the S range

Використання принципу зі змінною розрядністю для побудови таких пристрій уможливлює просте нарощування розрядності структурних елементів, а отже, розширення динамічного діапазону за входним кодом відбувається теоретично в будь-яких заданих межах, що є особливістю та перевагою над іншими відомими апаратними засобами.

Висновки / Conclusions

Удосконалено і досліджено математичну модель чи-сло-імпульсного функціонального перетворювача зі змінною розрядністю і комбінованим зворотним зв'язком, що дало змогу оптимізувати характеристики перетворювачів, а саме підвищити приблизно удвічі точність обчислень із незначними апаратними затратами, і залишити незмінним динамічний діапазон перетворення та швидкодію. Як приклад розглянуто операцію ділення.

Перспективи подальших досліджень передбачають застосування розроблених моделей для проектування і реалізації інших функцій вимірювальних перетворювачів, що можуть використовуватися поблизу чутливих елементів сенсорів. Крім того, згадані підходи ідеально підходять для побудови та вдосконалення генераторів і синтезаторів частот.

References

- Zhou, F., & Chai, Y. (2020). Near-sensor and in-sensor computing. *Nature Electronics*, 3(11), 664–671. <https://doi.org/10.1038/s41928-020-00501-9>
- Faraji, S. R., Najafi, M. H., Li, B., Bazargan, K., & Lilja, D. J. (2019). Energy-Efficient Convolutional Neural Networks with Deterministic Bit-Stream Processing. In Proceedings of the Design, Automation & Test in Europe Conference & Exhibition (DATE), Florence, Italy, 1757–1762. <https://doi.org/10.23919/DATe.2019.8714937>
- Kaining, H., Warren, J. G., & Junchao, W. (2019). Bit-wise iterative decoding of polar codes using stochastic computing. *IEEE Transactions on Signal Processing*, 67(4), 1138–1151. <https://doi.org/10.1109/TSP.2018.2890066>
- Najafi, M. H., Faraji, S. R., Bazargan, K., & Lilja, D. (2020). Energy-efficient pulse based convolution for near-sensor processing. In *Proceedings of the IEEE International Symposium on Circuits and Systems (ISCAS)*, 1–5. <https://doi.org/10.1109/ISCAS45731.2020.9181248>
- Asadi, S., & Hassan, N. M. (2019). Context-aware number generator for deterministic bit-stream computing. In *Proceedings of the IEEE 30th International Conference on Application-specific Systems, Architectures and Processors (ASAP)*, New York, NY, USA, 2019, 140–140. <https://doi.org/10.1109/ASAP.2019.00-12>
- Chen, K., Chen, T., & Wei, C. (2019). Novel pulse-based analog divider with digital output. *IEEE Solid-State Circuits Letters*, 3, 21–24. <https://doi.org/10.1109/LSSC.2019.2959778>
- Flores, D., Dallet, D., Vladimirescu, A., Cathelin, A., & Deval, Y. (2023). High-resolution fractional digital frequency divider using a binary-rate multiplier. In *Proceedings of the 21st IEEE Interregional NEWCAS Conference (NEWCAS)*, Edinburgh, United Kingdom, 1–5. <https://doi.org/10.1109/NEWCAS57931.2023.10198118>
- Flores, D., Cathelin, A., & Deval, Y. (2023). Fractional frequency synthesizer using a bit-rate-multiplier. U.S. Patent Application No. xxxx, filed on 30 June 2023.
- Stakhiv, R. I., & Maksymovich, V. M. (2005). Digital two-level synthesizer on a drive on two combinational adders with elimination of unevenness of output pulses. *Collection of Scientific Works of the Ukrainian Academy of Printing, Computer Technologies of Printing*, 13, 227–234.
- Garasymchuk, O. I., Dudykevich, V. B., Maksymovich, V. M., & Smuk, R. T. (2004). Generators of test pulse sequences for dosimetric devices. *Bulletin of Lviv Polytechnic University: Heat Power, Environmental Engineering, Automation*, 506, 187–193.
- Shkil, A. S., Larchenko, L. V., & Larchenko, B. D. (2020). Bit-stream power function online computer. In *Proceedings of the 18th IEEE East-West Design & Test Symposium*, Varna, Bulgaria, 423–428. <https://doi.org/10.1109/EWDTs50664.2020.9224764>
- Larchenko, B., & Kuznichenko, T. (2021). Mathematical model of bit-stream online computer of irrational functions. In *Proceedings of the 15th International Scientific and Practical Conference on Innovation in Science and Technology*, Boston, USA, 82–86.

13. Chelebaev, S. V., & Chelebaeva, Y. A. (2016). Converters structures synthesis of time-and-frequency signals parameters in the code of two variables on the radial basis network. In *Proceedings of the 5th Mediterranean Conference on Embedded Computing (MECO)*, Budva, Montenegro, 339–342. <https://doi.org/10.1109/MECO.2016.7525776>
14. Safyannikov, N. M., & Bureneva, O. I. (2020). Time-to-voltage converters based on the time-sharing principle. *IEEE Access*, 8, 17442–17453. <https://doi.org/10.1109/ACCESS.2020.2966023>
15. Bureneva, O. I. (2017). Stream tracking devices for soft measurements implementation. In *Proceedings of the 20th IEEE International Conference on Soft Computing and Measurements (SCM)*, St. Petersburg, Russia, 2017, 614–616. <https://doi.org/10.1109/SCM.2017.7970666>
16. Gulin, A., Safyannikov, N., Bureneva, O., & Kaydanovich, A. (2018). Assurance of fault-tolerance in bit-stream computing converters. In *Proceedings of the 16th IEEE East-West Design & Test Symposium (EWDTs)*, Kazan, Russia, 418–421. <https://doi.org/10.1109/EWDTs.2018.8524812>
17. Stakhiv, M. Y. (2013). Digital functional converters of the spreading type with improved characteristics. *Dissertation abstract*, Lviv: Lviv Polytechnic National University.
18. Dudykevich, V. B., Maksymovich, V. M., & Moroz, L. V. (2011). Number-pulse functional converters with pulse feedback. Lviv: Lviv Polytechnic National University.
19. Baran, R. D., & Dudykevich, V. B. (2024). Hardware implementation of CHIFP with variable bit rate and performance evaluation. *Bulletin of the Vinnytsia Polytechnic Institute*, 3.
20. Baran, R. D., Maksymovich, V. M., & Garaniuk, P. I. (2008). Criteria of technological feasibility of implementation of CHIFP. *Computer Engineering and Information Technologies*, 1(3).
21. Baran, R. (2024). Structural and topological features of CHIFP with variable responsibility taking into account their speed. In *Proceedings of the International Scientific and Practical Conference on Problems of Computer Science, Software Modeling, and Security of Digital Systems*, Lutsk, Ukraine.

R. D. Baran

Lviv Polytechnic National University, Lviv, Ukraine

METHODS AND MEANS OF REAL-TIME MEASUREMENT CONVERSION TARGETED AT SENSOR SYSTEMS

At present, distributed control and management systems are becoming increasingly complex, with the number of Internet of Things devices and wireless sensors steadily growing. All of them require the development and improvement of simple and efficient devices for performing computational operations near sensors in real time.

This paper analyzes the use of number-pulse functional converters with variable bit width for computational operations near the sensitive elements of smart sensors in distributed real-time control systems. The key advantages of such devices are their simplicity, reliability, and energy efficiency. The introduction of feedback allows for a comprehensive improvement of the converters' characteristics. Basic structural elements with positive and negative feedback are known, and they exhibit certain differences among themselves.

Numerous studies and analyses of the obtained results for various functions (inverse proportional, logarithmic with different bases, square root, division devices, and others) offer new approaches to creating more advanced structures. This proposed work continues earlier research in the field of number-pulse information processing devices. However, unlike previous publications, it focuses on improving the mathematical principles underlying the computational process and the structural organization of such devices. The study covers aspects of the creation and investigation of combined feedback.

To address the identified problem, the method based on a new approach to combining measurement converter circuits with positive and negative feedback has been improved to enhance metrological characteristics. Additionally, a refined mathematical model with combined feedback has been developed, which has enabled a twofold improvement in calculation accuracy at the beginning of the conversion range.

The proposed methods and tools for performing arithmetic operations and elementary mathematical functions can serve as fundamental computational components for various cases of functional signal conversion in the form of number-pulse codes. These signals can be received from primary measurement sensors or special modeling devices with frequency or number-pulse outputs in real time.

The principle of variable bit width for building such devices enables easy scaling of the bit width of structural elements to extend the dynamic range of the input code within any specified limits.

Keywords: specialized converters, number-pulse codes, integrators, feedback, mathematical model.

Інформація про авторів:

Баран Роман Дмитрович, ст. викладач, кафедра автоматизованих систем управління.

Email: roman.d.baran@lpnu.ua; <https://orcid.org/0009-0006-4041-3530>

Цитування за ДСТУ: Баран Р. Д. Методи та засоби вимірюваного перетворення реального часу, орієнтованого на сенсорні системи. Український журнал інформаційних технологій. 2024, т. 6, № 2, С. 83–89.

Citation APA: Baran, R. D. (2024). Methods and means of real-time measurement conversion targeted at sensor systems. *Ukrainian Journal of Information Technology*, 6(2), 83–89. <https://doi.org/10.23939/ujit2024.02.083>