

В. Мельник, А. Юрчук, К. Ліпич, З. Сарайрех
Національний університет “Львівська політехніка”

ОРГАНІЗАЦІЯ ВЗАЄМОДІЇ РЕКОНФІГУРОВНОГО ПРИСКОРЮВАЧА З УНІВЕРСАЛЬНИМ КОМП'ЮТЕРОМ

Ї Мельник В., Юрчук А., Ліпич К., Сарайрех З., 2010

Запропоновано базову архітектуру програмно-апаратної системи для організації взаємодії між універсальним комп'ютером та реконфігуровним прискорювачем, яка складається з трьох частин: АРІ користувача, драйвера рівня ядра операційної системи та апаратної інтерфейсної частини софт-процесора. Сформовано вимоги до інтерфейсу та виконано огляд та аналіз стандартних інтерфейсів на предмет придатності для комунікації реконфігуровного прискорювача з універсальним комп'ютером.

Ключові слова: софт-процесор, реконфігуровний прискорювач, універсальний комп'ютер, інтерфейс.

The basic architecture for the software-hardware system for interaction between the reconfigurable accelerator and the universal computer is proposed in the paper. The system consists of three parts: the User API, the Operating System level driver, and the hardware-implemented soft-processor's interface. The list of requirements to the interface has been formed, and the overview and analysis of the standard interfaces regarding their applicability to the communication between the reconfigurable accelerator and the universal computer has been done.

Key words: soft-processor, reconfigurable accelerator, universal computer, interface.

Вступ

Спеціалізовані процесори сьогодні становлять ліву частку ринку продукції комп'ютерних засобів. Вони виконують конкретні алгоритми обробки інформації [1, 2]. Завдяки максимальному урахуванню особливостей задачі, оптимізації алгоритмів її виконання та їх апаратної реалізації досягаються гранично високі швидкісні та вагогабаритні технічні характеристики. Завдяки цьому спеціалізовані процесори широко використовуються в автомобільній електроніці, побутовій техніці, засобах обробки сигналів та зображень, медичних комп'ютерних системах, системах комп'ютерної графіки, телекомунікаційній та військовій техніці. Цей перелік можна продовжувати, оскільки сьогодні важко знайти сферу науково-виробничої діяльності, де б не застосовувались спеціалізовані процесори.

Останнім часом спеціалізовані процесори будують на основі напівпровідникових пристроїв, які містять програмовану логіку (ПЛІС – наприклад, FPGA, CPLD). Такі спеціалізовані процесори називають софт-процесорами. Перевагою софт-процесорів над пристроями з жорсткою логікою є можливість зміни конфігурації, а також розміщення великої кількості ядер на кристалі, залежно від ресурсів конкретної ПЛІС [3–5].

Для функціонування софт-процесора в складі деякої системи (наприклад, персонального комп'ютера) дуже важливими є інтерфейсна частина процесора і системне програмне забезпечення, на розроблення якого щоразу доводиться затрачати доволі значні ресурси.

Запропонована нами програмно-апаратна система для організації взаємодії універсального комп'ютера з реконфігуровним прискорювачем дає змогу швидко реалізувати цю взаємодію через шину PCI-Express. Система складається з апаратної частини (софт-процесор, який реалізує інтерфейс PCI-Express), а також програмної частини (драйвер режиму ядра операційних систем MS Windows сім'ї NT і високорівневого АРІ – для взаємодії з користувацькою аплікацією).

Аналіз стандартних інтерфейсів на предмет придатності для комунікації реконфігурованого прискорювача з універсальним комп'ютером

Сьогодні створено досить багато інтерфейсів, які можуть застосовуватись для організації взаємодії між універсальним комп'ютером та реконфігурованим прискорювачем. Розглянемо та проаналізуємо основні з них.

Інтерфейс USB (англ. Universal Serial Bus) [6] – це послідовний інтерфейс передавання даних для середньошвидкісних та низькошвидкісних периферійних пристроїв. До одного контролера шини USB можна під'єднати до 127 пристроїв через ланцюжок концентраторів (вони використовують топологію “зірка”).

На відміну від багатьох інших стандартних роз'ємів, для USB характерні довговічність та механічна міцність. Пристрої, які працюють через USB, можуть отримувати живлення як із зовнішніх джерел живлення, так і від самої шини. Підтримується режим очікування пристроїв і розгалужувачів за командою з шини, з вимкненням основного живлення і збереженням живлення в режимі очікування. Особливості інтерфейсу USB такі:

§ Три режими передачі даних: низькошвидкісний (low-speed) 10 – 1500 Кбіт/с; повний (full) 0.5 – 12 Мбіт/с; високошвидкісний (hi-speed) 25 – 480 Мбіт/с.

§ Максимальна довжина кабеля для режиму з високою пропускну здатністю – 3 м.

§ Максимальна довжина кабеля для режиму з низькою пропускну здатністю – 5 м.

§ Максимальна кількість приєднаних пристроїв – 127, враховуючи розгалужувачі.

§ Можливість під'єднання пристроїв, які працюють на різних швидкостях.

§ “Гаряче підімкнення”. Можливість реконфігурувати шину без вимкнення комп'ютера.

§ Слабка інтеграція з центральним процесором.

Хоча пікова пропускну здатність USB2.0 становить 480 Мбіт/с (60 Мбайт/с), на практиці забезпечити пропускну здатність, близьку до пікової, не вдається (~33.5 Мбайт/с на практиці). Це пояснюється достатньо великими затримками шини USB між запитом на передачу даних і власне передаванням даних.

Інтерфейс FireWire [7] – послідовний, структурно подібний до USB. Інтерфейсний кабель – це дві виті пари. В одній топології може бути максимально 64 пристрої. Максимальна довжина шляху в топології – 16. Топологія деревоподібна, замкнені петлі не допускаються. Окрім кабельної реалізації шини, стандарт описує й наплатну (практичні реалізації авторам невідомі). Особливості інтерфейсу FireWire такі:

§ Гаряче підімкнення. Можливість реконфігурувати шину без вимкнення живлення комп'ютера.

§ Швидкість передачі даних – 100, 200, 400 Мбіт/с у стандарті IEEE 1394/1394a, додатково 800 і 1600 Мбіт/с в стандарті 1394b і 3200 Мбіт/с у специфікації S3200.

§ Гнучка топологія – рівноправність пристроїв, допускаються різноманітні конфігурації (можливість комунікації кількох пристроїв між собою без участі комп'ютера).

§ Відкрита архітектура – відсутність необхідності використання спеціалізованого програмного забезпечення.

§ Наявність ліній живлення безпосередньо на шині.

Недоліком FireWare вважають слабку інтеграцію з центральним процесором.

Інтерфейс PCI (Peripheral Component Interconnect) [8] – шина введення/виведення для під'єднання периферійних пристроїв до материнської плати комп'ютера. Найстаріша конфігурація шини містила 32 провідники адрес/даних, що працювали на частоті 33 МГц. Пізніше з'явилися версії з 64 провідниками (використовується додаткова колодка роз'єму) і частотою 66 МГц. Шина децентралізована, тому довільний пристрій може стати ініціатором транзакції. Для вибору ініціатора використовується арбітраж з окремою складовою логікою. Арбітраж прихований (не витрачається час на вибір нового ініціатора), відбувається під час транзакції, викликаної іншим ініціатором. Пристрої PCI з погляду користувача є самоконфігурованими. Кожен пристрій може резервувати до семи діапазонів в адресному просторі пам'яті PCI або в адресному просторі

введення–виведення PCI. Крім того, пристрої можуть містити ПЗП з виконуваним кодом для процесорів x86 або PA-RISC, Open Firmware або драйвер EFI. Особливості інтерфейсу PCI такі:

§ Частота шини – 33.33 або 66.66 МГц, передача синхронна.

§ Розрядність шини – 32 або 64 біти, шина мультиплексована (адреси й дані передаються по одних й тих самих лініях).

§ Пікова пропускна здатність для 32-розрядної модифікації, що працює на частоті 33.33 МГц – 133 Мбайт/с.

§ Адресний простір пам'яті – 32 біти (4 байти).

§ Конфігураційний адресний простір (для однієї функції) 256 байтів.

Недоліками інтерфейсу FireWire є низька пропускна здатність, неможливість “гарячого” під'єднання пристроїв та конкуруючий доступ до шини.

Інтерфейс PCI-X [8] – розширення PCI 64. Для всіх модифікацій шини існують такі обмеження щодо кількості пристроїв, які можна під'єднати до шини: 66 МГц – 4, 100 МГц – 2, 133 МГц – 1 або 2, якщо один, або обидва пристрої розміщені не на платах розширення, а інтегровані на одну плату разом з контролером, 266 МГц, 533 МГц і вище – 1. У версії 1.0 введено дві нові робочі частоти: 100 МГц і 133 МГц, а також механізм розділених транзакцій для збільшення продуктивності за одночасної роботи кількох пристроїв. Пікова пропускна здатність – 1024 Мбайт/с. У версії 2.0 введено ще дві робочі частоти: 266 і 533 МГц, розширено конфігураційний простір PCI до 4096 байт і дозволено розщеплення на 4 незалежні 16-бітові шини, що застосовується тільки у вбудованих і промислових системах. Пікова пропускна здатність – 4096 Мбайт/с.

Недоліками інтерфейсу PCI-X є неможливість “гарячого” під'єднання пристроїв та обмежена кількість пристроїв на шині.

PCI Express [8] – комп'ютерна шина, яка використовує програмну модель шини PCI і високопродуктивний фізичний протокол, в основі якого лежить послідовна передача даних.

На відміну від PCI, яка для передавання використовує загальну шину, PCI Express є пакетною мережею з топологією типу зірка, пристрої PCI Express взаємодіють між собою через середовище, утворене комутаторами, при цьому кожен пристрій напряму зв'язаний зв'язком типу точка–точка з комутатором. Крім того, шиною PCI Express підтримується “гаряча” заміна карт, гарантована смуга пропускання, керування енергоспоживанням та контроль цілісності даних під час передавання.

Висока пікова продуктивність шини PCI Express дає змогу використовувати її замість шин AGP і тим більше PCI і PCI-X, очікується, що невдовзі PCI Express повністю замінить ці шини в персональних комп'ютерах.

Для під'єднання пристрою PCI Express використовується двонапрявлене послідовне з'єднання типу точка–точка, яку називають lane. З'єднання між двома пристроями PCI Express називається link, і складається з одного (1x) або кількох (2x, 4x, 12x, 16x, і 32x) двонаправлених послідовних ліній lane. Кожен пристрій повинен підтримувати з'єднання 1x. Прийом і передача інформації кожним пристроєм PCI Express здійснюється через два окремі провідники. Отже, в найпростішому випадку пристрій під'єднується до комутатора PCI Express всього лиш чотирма провідниками.

Особливості PCI Express 2.0 такі:

§ Збільшено пропускну здатність – специфікація PCI Express визначає максимальну пропускну здатність кожного lane як 5 Гбіт/с, при цьому зберігається зворотна сумісність зі специфікацією PCI Express 1.0.

§ Динамічне керування швидкістю.

§ Перевизначення межі за потужністю – для перевизначення ліміту потужності слота при приєднанні пристроїв, які споживають велику потужність.

Існує також специфікація кабельної системи PCI-E. Нова специфікація дає змогу використовувати кабелі завдовжки до 10 метрів з пропускною здатністю 2.5 Гбіт/с. Загальним недоліком інтерфейсу PCI Express є складність його реалізації.

Базова архітектура програмно-апаратної системи для організації взаємодії між універсальним комп'ютером та реконфігуровним прискорювачем

Для того щоб здійснити інтеграцію реконфігуровного прискорювача з універсальним комп'ютером, вибір інтерфейсу повинен враховувати такі вимоги:

§ Для комунікації необхідно вибрати один із стандартних інтерфейсів, які є на персональному комп'ютері.

§ Потрібно забезпечити широкий діапазон пропускних здатностей шини.

§ Необхідно забезпечити можливості керування живленням пристрою.

§ Бажано мати можливість “гарячого” під'єднання пристрою.

§ Інтерфейс повинен бути на більшості сучасних материнських плат.

Наведеним вимогам найкраще відповідає інтерфейс PCI Express. Він дає змогу керувати своєю пропускною здатністю, здійснити “гаряче” під'єднання/від'єднання пристроїв, та є на більшості сучасних материнських плат універсальних комп'ютерів. Тому саме його вибрано авторами для під'єднання реконфігуровного прискорювача.

Розроблена програмно-апаратна система для організації взаємодії між універсальним комп'ютером та реконфігуровним прискорювачем складається з трьох частин (рис. 1):

1. АРІ користувача.
2. Драйвера рівня ядра операційної системи.
3. Апаратної інтерфейсної частини софт-процесора.

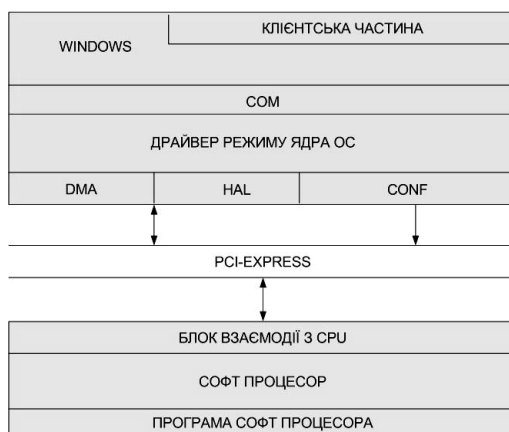


Рис. 1. Базова архітектура програмно-апаратної системи для організації взаємодії між універсальним комп'ютером та реконфігуровним прискорювачем

Апаратні засоби інтерфейсної частини для організації взаємодії між універсальним комп'ютером та реконфігуровним прискорювачем – це блок взаємодії софт-процесора з системою, у складі якої він працює (наприклад, ПК), через шини PCI-Express. Взаємодія двох пристроїв відбувається через стек протоколів, як показано на рис. 2.

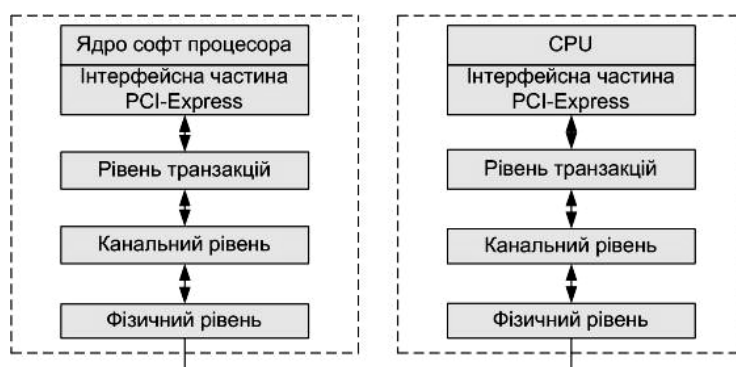


Рис. 2. Стек протоколів PCI-Express, що застосовується для взаємодії універсального комп'ютера з реконфігуровним прискорювачем

Взаємодія користувацької програми з прискорювачем здійснюється через посередництво користувацького API. На рівні API для роботи з пристроєм достатньо лише ініціалізувати пристрій і вказати вхідний та вихідний буфери даних. Обробка даних починається за фактом їх надходження у вхідний буфер.

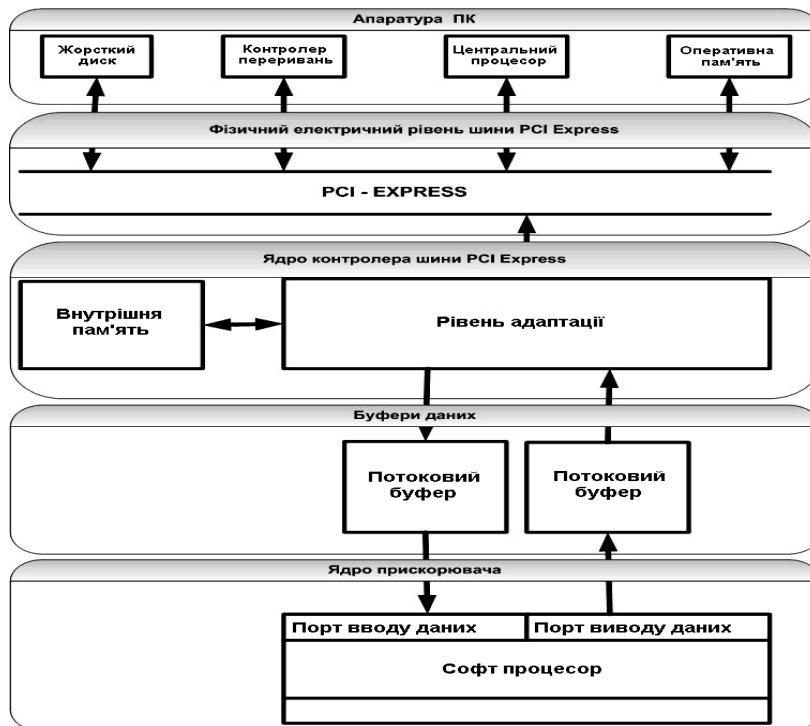


Рис. 3. Модель взаємодії прискорювача з універсальним (персональним) комп'ютером через інтерфейс PCI Express

API користувача становлять два класи: `IBuffer` і `IBoosterDevice`. `IBuffer` – клас, екземплярами якого є вхідний та вихідний буфери даних. `IBoosterDevice` відповідає за керування прискорювачем і обробку помилок.

Поведінку екземпляра класу `IBuffer` забезпечують такі методи:

1. Блокування буфера (заборона запису даних з боку пристрою).
2. Розблокування буфера (дозвіл запису даних з боку пристрою).
3. Визначення поточного розміру буфера.
4. Зміна розміру буфера.
5. Визначення розміру порцій даних, які передаються за одну транзакцію.
6. Встановлення розміру даних, які передаються за одну транзакцію.

Поведінка екземпляра класу `IBoosterDevice` ґрунтується на таких методах:

1. Ініціалізація пристрою.
2. Визначення адреси вхідного буфера.
3. Визначення адреси вихідного буфера.
4. Встановлення адреси вхідного буфера.
5. Встановлення адреси вихідного буфера.
6. Запуск пристрою.
7. Зупинка пристрою.
8. Визначення статусу поточної транзакції.
9. Встановлення адреси функції обробки помилок.

Драйвер рівня ядра призначений для низькорівневої взаємодії з прискорювачем. Він забезпечує виконання таких операцій:

1. Відкриття пристрою (початок основної роботи).

2. Читання даних з прискорювача.
3. Запис даних у прискорювач.
4. Закриття пристрою (зупинка пристрою, повне знищення ресурсів, зайнятих при відкритті, звільнення дескриптора пристрою).

Інтеграція ядра PCI-Express з ядром прискорювача

Ядром прискорювача назвемо софт-процесор, який реалізує виконувани прискорювачем обчислювальні алгоритми. Ядром PCI Express назвемо софт-процесор, який реалізує інтерфейс взаємодії з шиною PCI Express. Архітектура прискорювача передбачає наявність набору софт-процесорів, які працюють і виконують обчислення незалежно один від одного. Кожен з софт-процесорів отримує дані порціями, виконує над ними маніпуляції та видає результат. Модель взаємодії прискорювача з універсальним (персональним) комп'ютером через інтерфейс PCI Express наведено на рис. 3.

Для введення початкових даних та виведення результатів до кожного софт-процесора приєднано два потокові буфери пам'яті типу FIFO. Один слугує джерелом даних, інший споживачем. Сигналом для початку роботи є наявність даних у вхідному буфері.

Коли відбувається обмін даними на рівні драйвера пристрою з пристроєм, то запис/читання відбувається з одного з буферів FIFO. Який з них є активним, визначається через конфігураційний простір у пам'яті пристрою.

Висновки

Виконано огляд та аналіз стандартних інтерфейсів на предмет придатності для комунікації реконфігуровного прискорювача з універсальним комп'ютером. Аналізувалися такі інтерфейси: USB, FireWire, PCI, PCI-X, PCI Express. На підставі сформованих вимог до інтерфейсу визначено, що оптимальним є інтерфейс PCI Express.

Розроблено базову архітектуру програмно-апаратної системи для організації взаємодії між універсальним комп'ютером та реконфігуровним прискорювачем, яка складається з трьох частин: API користувача, драйвера рівня ядра операційної системи, та апаратної інтерфейсної частини софт-процесора. Апаратні засоби інтерфейсної частини для організації взаємодії між універсальним комп'ютером та реконфігуровним прискорювачем – це блок взаємодії софт-процесора з системою, в складі якої він працює (наприклад, персонального комп'ютера), через інтерфейс PCI Express. Програмне забезпечення для організації взаємодії між універсальним комп'ютером та реконфігуровним прискорювачем складається з таких частин: драйвера режиму ядра операційної системи, що відповідає за конфігурацію та обмін даними з пристроєм на низькому рівні, та бібліотеки, яка дає змогу програмісту абстрагуватись від запитів рівня драйвера пристрою та працювати на рівні абстрактних запитів до пристрою.

1. Мельник А.О. Спеціалізовані комп'ютерні системи реального часу. – Львів: Державний університет “Львівська політехніка”, 1996. – 54 с. 2. Мельник А.О. Архітектура комп'ютера. – Луцьк: Волинська обласна друкарня, 2008. – 470 с. 3. Buell D.A., Arnold J.M., and Kleinfelder W.J. eds., *Splash 2: FPGAs in a Custom Computing Machine*, IEEE CS Press, 1996. 4. Gokhale M.B. and Graham P.S. *Reconfigurable Computing: Accelerating Computation with Field-Programmable Gate Arrays*, Springer, 2005. 5. El-Ghazawi T. et al. *Reconfigurable Supercomputing Tutorial // Int'l Conf. High-Performance Computing, Networking, Storage and Analysis (SC06)*. 6. *A Technical Introduction to USB 2.0. Режим доступу до ресурсу: <http://www.usb.org>* 7. *Інтерфейс IEEE 1394. По матеріалам курсу Kramer AV Academy. Режим доступу до ресурсу: <http://rus.625-net.ru/625/2005/07/newteh2.htm>* 8. <http://www.pcisig.com>.