

РЕАЛІЗАЦІЯ НЕЙРОННОГО ЕЛЕМЕНТА НА ОСНОВІ ПОПЕРЕДНІХ ОБЧИСЛЕНЬ

© Цмоць І., Скорохода О., Балич Б., 2011

Розроблено вертикально-паралельні алгоритми та базову структуру пристрою для обчислення скалярного добутку на основі попередніх обчислень, оцінено затрати обладнання на його реалізацію, запропоновано структуру пристрою для обчислення передатної функції.

Ключові слова: нейронний елемент, НВІС-структура, скалярний добуток, передатна функція.

Vertical-parallel algorithms and basic structure of the device to calculate the scalar product on the basis of previous calculations have been developed, valuations of hardware expenditure for its implementation has been carried out, structure of the device to calculate the transfer function has been proposed.

Keywords: neural element, VLSI-structure, scalar product, transfer function.

Постановка задачі

Сучасний етап розвитку штучних нейронних мереж (ШНМ) характеризується розширенням галузей застосування, в значній частині з яких вимагається опрацювання у реальному часі різних за інтенсивністю надходження потоків даних на апаратних засобах, що задовольняють обмеження щодо габаритів, енергоспоживання, вартості та часу розроблення. Створення таких ШНМ вимагає розроблення нових методів, алгоритмів і структур, орієнтованих на НВІС-реалізацію її компонентів. Основним компонентом, який найбільше впливає на характеристики ШНМ, є нейронний елемент.

Аналіз останніх досліджень [1–8] показує, що є різні моделі штучного нейрона, але всіх їх можна звести до узагальненої схеми штучного нейрона або до формального нейрона. Узагальнену схему штучного нейрона, яка охоплює все різноманіття існуючих моделей нейрона, наведено на рис. 1, де x_1, \dots, x_n – вхідний вектор даних, w_1, \dots, w_n – вагові коефіцієнти, k_1, \dots, k_n – комутатори, S – скалярний добуток, Y – вихідний сигнал нейрона.

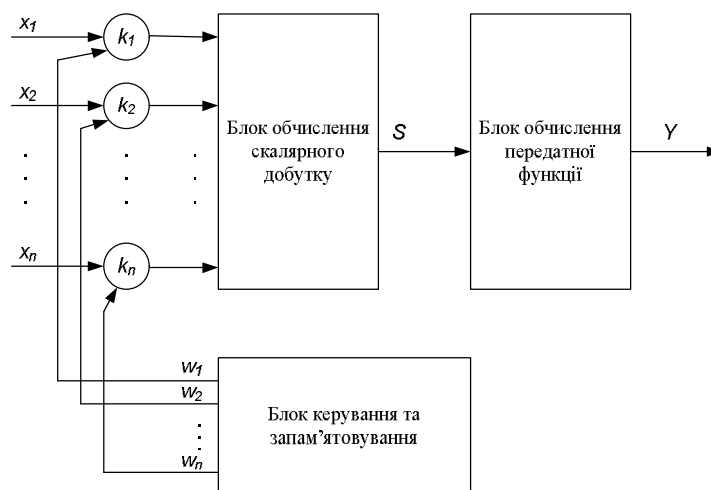


Рис. 1. Узагальнена схема нейронного елемента

Нейронний елемент функціонує так: на входи елемента надходить вхідний вектор даних X , який перемножується з вектором вагових коефіцієнтів W . Після виконання операції скалярного добутку отримана сума змінюється за допомогою передатної функції, вихід з якої є виходом нейрона. Найпоширенішою операцією для нейронних мереж є векторно-матричне множення матриці вагових коефіцієнтів на вхідний вектор. При цьому в кожному нейроелементі виконується операція обчислення скалярного добутку двох векторів:

$$S = \sum_{j=1}^k W_j X_j, \quad (1)$$

де S – скалярний добуток, k – кількість входів нейроелемента, W_j – j -й ваговий коефіцієнт, X_j – значення j -го входу.

На основі обчисленого скалярного добутку формується вихідний сигнал нейроелемента з врахуванням конкретної передатної функції:

$$Y = f(S) \quad (2)$$

Отже, у більшості випадків нейронний елемент складається з двох базових компонентів: обчислення скалярного добутку та передатної функції.

Метою роботи є розроблення вертикально-паралельних алгоритмів та НВІС-структур на основі попередніх обчислень для реалізації базових компонентів нейроелемента.

Виклад основного матеріалу

Переважно необхідно, щоб ШНМ були орієнтовані на НВІС-реалізацію та опрацьовували інтенсивні потоки даних у реальному часі на апаратних засобах з високою ефективністю використання обладнання. Задовольнити такі вимоги можна за рахунок конвеєризації та розпаралелення процесу обчислення, узгодження інтенсивності надходження потоків даних $P_d = k_n d F_d$ з обчислювальною інтенсивністю ШНМ $D_k = F_k m h$, де k – кількість каналів надходження даних; n_d – розрядність каналів надходження даних; F_d – частота надходження даних, F_k – тактова частота роботи конвеєра, m – кількість трактів обробки, h – розрядність трактів обробки.

Для НВІС-структур базових компонентів нейроелемента ефективність використання обладнання – це інтегральний параметр, який враховує кількість виводів інтерфейсу, однорідність структури, кількість і локальність зв'язків, зв'язує продуктивність з витратами обладнання та дає оцінку елементам (вентиліям) пристрою за продуктивністю [9]. Кількісна величина ефективності використання обладнання визначається так:

$$E = \frac{R}{t_o(k_1 \sum_{i=1}^s W_{\phi y_i} d_i + k_2 Q + k_3 Y)},$$

де R – необхідна кількість елементарних арифметичних операцій для обчислення сум парних добутків; t_o – час обчислення сум парних добутків, $W_{\phi y_i}$ – витрати обладнання у вентилях на реалізацію i -го функціонального вузла, d_i – кількість функціональних вузлів i -го типу, k_1 – коефіцієнт врахування однорідності $k_1 = f(s)$, s – кількість видів функціональних вузлів, Q – загальна кількість зв'язків, k_2 – коефіцієнт врахування регулярності зв'язків $k_2 = f(\Delta_j)$, Δ_j – просторова зв'язкова віддаль, Y – кількість виводів інтерфейсу, k_3 – коефіцієнт врахування кількості виводів інтерфейсу зв'язку $k_3 = f(Y)$.

Задача проектування спеціалізованих НВІС-структур для синтезу ШНМ з високою ефективністю використання обладнання зводиться до мінімізації апаратних затрат, кількості виводів інтерфейсу, збільшення однорідності структури та регулярності зв'язків при забезпеченні режиму реального часу.

Алгоритми та НВІС-структури для обчислення скалярного добутку. Існують два підходи до апаратної реалізації алгоритмів обчислення скалярних добутків [10,11]. Перший з них ґрунтується на операціях множення, додавання, другий – на операціях додавання, інверсії та зсуву.

Перший підхід переважно використовують при синтезі пристроїв обчислення скалярних добутків на базі окремих мікросхем (помножувачів, суматорів), а другий – при НВІС-реалізаціях. Використання для НВІС-реалізацій алгоритмів на основі операцій додавання, інверсії та зсуву дає змогу оптимізувати пристрій за швидкодією, апаратними витратами та збільшити однорідність і регулярність структури.

Обчислення скалярних добутків у базисі елементарних операцій зводиться до формування і підсумовування часткових добутків. Особливістю існуючих методів обчислення скалярних добутків у базисі елементарних операцій є те, що вони ґрунтуються на формуванні і підсумовуванні часткових добутків для кожної пари операндів. НВІС-реалізація паралельного обчислення скалярних добутків на основі існуючих методів і алгоритмів вимагає великих затрат обладнання і значної кількості виводів інтерфейсу, які залежать як від кількості операндів, так і від їх розрядності. Вартість і швидкодія спеціалізованих НВІС для паралельного обчислення скалярних добутків значною мірою залежить як від кількості, так і від якості виводів інтерфейсу. Для спеціалізованих НВІС число зовнішніх виводів залежить від рівня технології та розміру кристала, а якість виводів інтерфейсу визначається затримкою переключення зовнішніх зв'язків, які навантажені на ці виводи.

Для обчислення скалярних добутків у базисі елементарних операцій будемо використовувати багатооперандний вертикально-паралельний підхід на основі попередніх обчислень, який передбачає паралельно-порозрядне надходження операндів, формування і підсумовування макро-часткових добутків. Особливістю методів і алгоритмів обчислення скалярних добутків за таким підходом є формування і підсумовування макрочасткових добутків, кількість яких залежить не від кількості операндів, а від їх розрядності.

Під час вертикально-паралельного обчислення скалярного добутку на основі попередніх обчислень необхідно, щоб множники W_j і X_j були представлені в порозрядному вигляді згідно з формулою:

$$W_j = \sum_{i=1}^n 2^{-i} W_{ji}, \quad X_j = \sum_{i=1}^n 2^{-i} X_{ji}, \quad (3)$$

де W_{ji} , X_{ji} – значення i -х розрядів множників W_j і X_j , n – розрядність множників. Тоді обчислення скалярного добутку можна записати так:

$$S = \sum_{j=1}^k W_j X_j = \sum_{i=1}^n 2^{-i} \sum_{j=1}^k W_{ji} X_{ji} = \sum_{i=1}^n 2^{-i} \sum_{j=1}^k P_{ji} = \sum_{i=1}^n 2^{-i} P_{Mi}, \quad (4)$$

де P_{ji} – ji -й частковий добуток, P_{Mi} – i -й макрочастковий добуток, який формується додаванням k часткових добутків.

Зменшити в g разів кількість часткових добутків P_{ji} , які використовуються для формування макрочасткового добутку P_{Mi} , можна шляхом використання попередніх обчислень. Для цього здійснюємо групування по g множників W_j і для даної групи формуємо частковий добуток:

$$P_{si} = \begin{cases} 0, & \text{якщо } X_{s1i} = X_{s2i} = \dots = X_{sri} = 0 \\ W_{s1} & \text{якщо } X_{s1i} = 1, X_{s2i} = \dots = X_{sri} = 0 \\ \dots & \dots \\ W_{sr} & \text{якщо } X_{sri} = 1, X_{s1i} = \dots = X_{sri} = 0 \\ \dots & \dots \\ W_{s1} + W_{s2} + \dots + W_{s(r-1)} & \text{якщо } X_{s1i} = X_{s2i} = \dots = X_{s(r-1)i} = 1, X_{sri} = 0 \\ W_{s1} + W_{s2} + \dots + W_{sr} & \text{якщо } X_{s1i} = X_{s2i} = \dots = X_{sri} = 1 \end{cases} \quad (5)$$

де P_{si} – i -й груповий частковий добуток, $s=1, \dots, m$; $m=k/g$ – номер групи.

Обчислюють макрочастковий добуток P_{Mi} на основі групових часткових добутків P_{si} так:

$$P_{Mi} = \sum_{s=1}^m P_{si} \quad (6)$$

Для обчислення групового часткового добутку P_{si} використовують попередні обчислення, які здійснюються на основі однорозрядних суматорів. Необхідна кількість таких однорозрядних суматорів визначається таким виразом:

$$h = \frac{k}{r}(2^r - r - 1). \quad (7)$$

Обчислення макрочасткового добутку P_{Mi} на основі групових часткових добутків P_{si} забезпечує зменшення в r разів кількості входів багатовходового суматора. Збільшення кількості множників у групі вимагає збільшення кількості попередніх обчислень, але водночас зменшує кількість входів багатовходового суматора. Вибір кількості множників у групі r залежить насамперед від кількості входів нейроелемента k .

Для найповнішого використання переваг сучасної НВІС-технології та базису елементарних арифметичних операцій в основу побудови вертикально-паралельного пристрою для обчислення скалярного добутку на основі попередніх обчислень доцільно покласти такі принципи [12]:

- узгодженості інтенсивності надходження даних з обчислювальною інтенсивністю пристрою;

- конвекризації та просторового паралелізму;
- регулярності, модульності та широкого використання стандартних елементів;
- локалізації та зменшення кількості зв'язків між елементами пристрою.

Підвищення ефективності використання обладнання в вертикально-паралельному пристрої для обчислення скалярного добутку на основі попередніх обчислень можна досягти зменшенням:

- часу формування групових часткових добутків;
- кількості групових часткових добутків;
- часу підсумовування групових часткових добутків.

Залежно від алгоритмів формування групових часткових добутків та вимог конкретного застосування можна синтезувати багато структур пристроїв паралельно-вертикального обчислення скалярних добутків, які відрізняються як організацією обчислень, так і технічними характеристиками. Тому доцільно розробити та дослідити базову структуру пристрою паралельно-вертикального обчислення скалярних добутків, яка буде основою для синтезу конкретного пристрою обчислення сум парних добутків із заданими характеристиками.

Базову структуру пристрою для обчислення скалярного добутку на основі попередніх обчислень наведено на рис.2, де k – кількість входів нейроелемента, r – кількість множників у групі, Vx – інформаційні входи, $VxPP$ – вхід задання режиму роботи, БПО – блок попередніх обчислень, БП – блок пам'яті, ФГЧД – блок формування групового часткового добутку, БСм – багатовходовий суматор, РгЗр – регістр розрядних зрізів множників, РгМЧД – регістр макрочасткових добутків, См – суматор, РгР – регістр результатів, Вих – вихід.

Обчислення скалярного добутку у цьому пристрої здійснюється в два етапи. На першому етапі за n тактів, починаючи з молодших розрядів W_j , за допомогою блоку БПО виконуються попередні обчислення. Результати попередніх обчислень та вхідні дані запам'ятовуються у блоках пам'яті БП.

На другому етапі в кожному i -му такті ($i=1, \dots, n$) i -ті розряди множників $X_{1i}, X_{2i}, \dots, X_{ki}$ записуються в регістр РгЗр. Інформація з цього регістру керує формуванням групових часткових добутків відповідно до формули (5). Сформовані групові часткові добутки $P_{Гsi}$ надходять на багатовходовий суматор БСм, на виході якого формується макрочастковий добуток P_i , який записується у регістр РгМЧД. Сформований макрочастковий добуток P_i додається до попередньо накопиченої суми, зсунутої на один розряд вправо.

Варто зауважити, що перший етап обчислення виконується тільки у процесі навчання нейронної мережі, коли оптимізуються значення вагових коефіцієнтів (множники W_j). У процесі функціонування нейронної мережі виконується тільки другий етап обчислення, завдяки чому значно підвищується швидкодія роботи мережі.

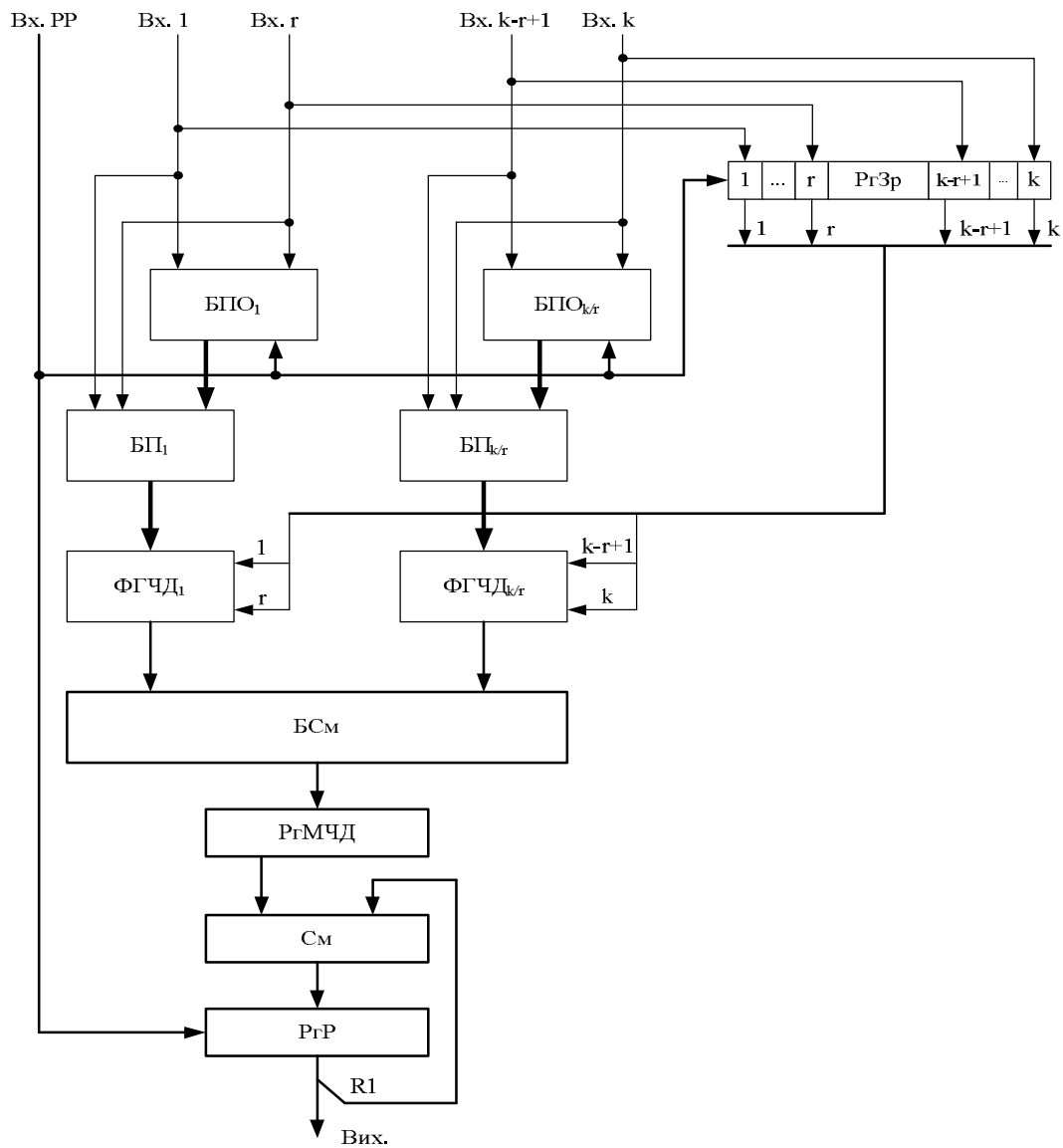


Рис. 2. Базова структура пристрою для обчислення скалярного добутку на основі попередніх обчислень

У випадку, коли $r=k$, всі можливі комбінації множників будуть попередньо обчислені та збережені у пам'яті. Тобто, обчислюють скалярний добуток табличним методом, який доцільно використовувати у певних випадках. При цьому у пристрої відпадає потреба використовувати блоки формування часткового добутку і багатовходовий суматор. Детальніше цей метод обчислення розглянуто у [13].

Необхідні апаратні затрати на реалізацію пристрою для обчислення скалярного добутку на основі попередніх обчислень визначаються так:

$$W_{\Pi} = \frac{k}{r} (W_{БПО} + W_{БП} + W_{ФГЧД}) + W_{PrЗp} + W_{БСМ} + W_{РГМЧД} + W_{СМ} + W_{РР},$$

де $W_{БПО}$, $W_{БП}$, $W_{ФГЧД}$, $W_{PrЗp}$, $W_{БСМ}$, $W_{РГМЧД}$, $W_{СМ}$, $W_{РР}$ – апаратні затрати на реалізацію відповідно блоку попередніх обчислень, блоку пам'яті, блоку формування групового часткового добутку, k -розрядного регістра зрізів, k/r -входового суматора, n -розрядного регістра макрочасткових добутків, n -розрядного суматора та n -розрядного регістра результатів.

Основними компонентами розробленого пристрою є тригери, регістри, суматори, багатовходові суматори та дешифратори. Оскільки розроблений пристрій для обчислення скалярного

добутку на основі попередніх обчислень орієнтований на НВІС-реалізацію, то за одиницю вимірювання витрат обладнання візьмемо логічний вентилю, який є елементом типу інвертор, І, АБО. Для оцінювання характеристик розробленого пристрою використаємо дані про витрати обладнання основних компонентів, які наведені в [14].

Аналітичний вираз розрахунку витрат обладнання залежно від кількості входів k , розрядності n та кількості множників у групі r для реалізації розробленого пристрою має такий вигляд:

$$W_{II} = 9k \cdot 2^{r-1}(n+2) + \frac{k}{r}(11n-18) + 14n - 11k.$$

На основі цього аналітичного виразу для розрядності операндів $n=16$ будемо графік витрат обладнання (рис. 3) залежно від кількості операндів k та кількості множників у групі r .

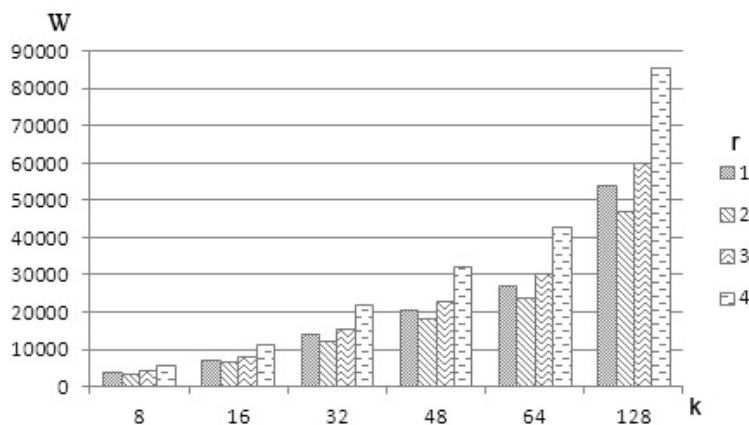


Рис. 3. Графік витрат обладнання на реалізацію пристрою обчислення скалярного добутку на основі попередніх обчислень залежно від кількості операндів k та кількості множників у групі r

Як видно з графіків, незалежно від кількості входів та розрядності найефективнішою є реалізація пристрою для обчислення скалярного добутку на основі попередніх обчислень з групуванням по два множники. Саме у цьому випадку затрати обладнання будуть найменшими. Тому доцільно розробити структуру пристрою для обчислення скалярного добутку на основі попередніх обчислень з групуванням по два множники. Обчислення скалярного добутку в такому пристрої здійснюється в два етапи. На першому етапі за n тактів (де n – розрядність операндів W_i і X_i), починаючи з молодших розрядів виконується порозрядне накопичення множених W_i та обчислення сум $W_1+W_2, \dots, W_{k-1}+W_k$.

На другому етапі в кожному такті i ($i=1, \dots, n$) для i -х розрядів множників X_1, X_2, \dots, X_k починаючи з молодших розрядів формують групові часткові добутки P_{si} для пар добутків $W_1X_1 + W_2X_2, \dots, W_{k-1}X_{k-1} + W_kX_k$ відповідно до формули (5), яка у цьому випадку набуде вигляду:

$$P_{si} = \begin{cases} 0, & \text{якщо } X_{(2j-1)i} = X_{2ji} = 0 \\ W_{2j-1}, & \text{якщо } X_{(2j-1)i} = 1, X_{2ji} = 0 \\ W_{2j}, & \text{якщо } X_{(2j-1)i} = 0, X_{2ji} = 1 \\ W_{2j-1} + W_{2j}, & \text{якщо } X_{(2j-1)i} = X_{2ji} = 1 \end{cases}$$

Отримані часткові добутки P_{si} додаються, а отримана сума $P_{Mi} = \sum_{s=1}^m P_{si}$ є i -м макрочастковим добутком P_{Mi} . Обчислюють результат скалярного добутку S підсумовуванням макрочасткових добутків P_{Mi} за формулою:

$$S_i = 2^{-1}S_{i-1} + P_{Mi}.$$

Кількість макрочасткових добутків P_{Mi} не залежить від кількості пар операндів, а тільки від їхньої розрядності.

Пристрій для обчислення передатної функції. Реалізувати передатну функцію запропоновано табличним методом, суть якого полягає у попередньому обчисленні результатів передатної функції для всіх можливих значень S і їхньому зберіганні в пам'яті. Обчислені значення S надходять на адресні входи пам'яті та вибирають значення виходу нейроелемента Y .

Такий підхід до реалізації передатної функції забезпечує високу швидкодію і можливість оперативної зміни типу передатної функції.

Структуру такого пристрою наведено на рис. 4.

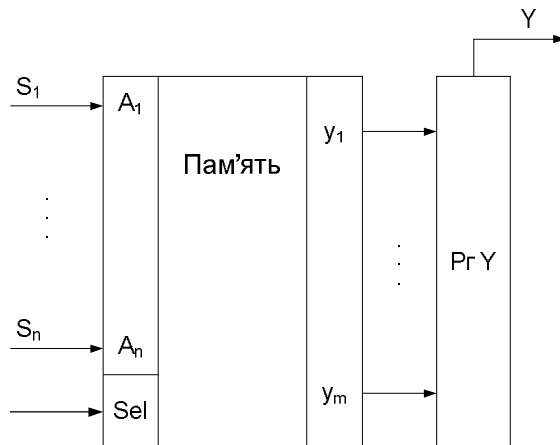


Рис. 4. Структура пристрою для обчислення передатної функції

Пристрій функціонує так. На адресні входи A_1 - A_n надходять відповідні розряди обчисленого скалярного добутку S , на вхід Sel – сигнал, який задає тип передатної функції. Після цього відповідно до адреси, яка задається на вході, з пам'яті вибирається відповідне до них значення передатної функції. Це значення надходить на регістр зсуву $Pr Y$, вихід з якого і буде виходом нейроелемента.

Вхід Sel задає тип передатної функції, яка використовується у нейроелементі (порогова, сигмоїдна тощо). Розрядність цього входу може коливатися у межах 1–3 біти, оскільки практично застосовується не більше ніж 8 різних передатних функцій.

Висновки

1. Представлення алгоритмів функціонування компонентів ШНМ у базисі елементарних операцій забезпечує: оптимізацію їх за швидкістю та апаратними витратами; збільшення однорідності та регулярності структури; використання повною мірою можливостей НВІС-технології.

2. Зменшити в r разів кількість часткових добутків, які використовуються для формування макрочасткового добутку, можна шляхом використання попередніх обчислень. Для цього групують по r множників і для цієї групи формується частковий добуток. При цьому найефективнішим з погляду мінімізації апаратних витрат є попередні обчислення з групуванням по $r=2$.

3. Паралельно-вертикальне обчислення скалярних добутків на основі попередніх обчислень ґрунтуються на формуванні і підсумовуванні макрочасткових добутків, кількість яких залежить від розрядності операндів.

4. Час паралельно-вертикального обчислення скалярних добутків на основі попередніх обчислень визначається розрядністю операндів, а не їх кількістю.

5. Реалізувати передатну функцію пропонується табличним методом, суть якого полягає у попередньому обчисленні результатів передатної функції для всіх можливих значень S і їхньому зберіганні в пам'яті. Такий підхід до реалізації передатної функції забезпечує високу швидкодію і можливість оперативної зміни типу передатної функції.

1. Савельев А. В. Концепция многопроцессорного нейрона // Искусственный интеллект. Интеллектуальные и многопроцессорные системы. – Донецк–Таганрог–Минск, 2006. – С. 293-300.
2. Круглов В.В., Борисов В.В. Искусственные нейронные сети. Теория и практика. – 2-е изд., стереотип. – М.: Горячая линия-Телеком, 2002. – 382 с.
3. Ясницкий Л.Н. Введение в искусственный интеллект. – М.: ИЦ «Академия», 2005. – 176 с.
4. Ткаченко Р.О., Цмоць І.Г., Скорохода О.В.

Вертикально-паралельні методи та структури для реалізації базових компонентів нейромережових технологій реального часу. Науково-технічний журнал "Технічні вісті" 2010/1(31), 2(32). – С. 166–169. 5. Палагин А.В., Опанасенко В.Н. Реконфигурируемые вычислительные системы. – К.: Просвіта, 2006. – 280с. 6. Шалыто А.А. Методы аппаратной и программной реализации алгоритмов. – СПб.: Наука. – 2005. – 780 с. 7. Грицик В.В., Ткаченко Р.О., Цмоць І.Г. Технологія нейрокомп'ютингу реального часу // Вісник Нац. ун-ту "Львівська політехніка" "Комп'ютерні науки та інформаційні технології". – Львів, 2010. – № 672 – С. 359–371. 8. С. Хайкин. Нейронные сети: полный курс, 2-е изд.:Пер. с англ.. – М.: "Вильямс", 2006. 9. Цмоць І.Г. Інформаційні технології та спеціалізовані засоби обробки сигналів і зображень у реальному часі. Львів: УАД, 2005. – 227с. 10. Цмоць І.Г., В.Іванців. Паралельно-вертикальний метод і базова структура пристрою обчислення сум парних добутків // Вісник Нац. ун-ту "Львівська політехніка" "Комп'ютерні науки та інформаційні технології". – Львів, 2008. – № 616. – С.27–32. 11. Демида Б.А., Цмоць І.Г., Скорохода О.В. Методи та алгоритми паралельно-вертикального обчислення сум парних добутків для НВІС-структур // Вісник Нац. ун-ту "Львівська політехніка" "Комп'ютерні науки та інформаційні технології". – Львів. – 2010. – № 672. – С. 171–176. 12. Цмоць І.Г., Скорохода О.В. Принципи побудови комп'ютерних нейросистем реального часу // Збірник наукових праць ЛДІНТ ім. В. Чорновола "Фізико-математичні та технічні науки". – Львів. – 2010. – №3. – С. 30–36. 13. Цмоць І.Г., Ткаченко Р.О., Скорохода О.В. Синтез високоефективних багатошарових перцептронів з неітераційним навчанням // Вісник Нац. ун-ту "Львівська політехніка" "Комп'ютерні науки та інформаційні технології". – Львів. – 2009. – № 650. – С. 45–56. 14. Цмоць І.Г. Принципи розробки і оцінка основних характеристик високопродуктивних процесорів на надвеликих інтегральних схемах // Вісник Держ. ун-ту "Львівська політехніка" "Комп'ютерна інженерія та інформаційні технології". – Львів, 1998. – № 349. – С. 5–11.

УДК 004.94

Д. Федасюк, Т. Муха

Національний університет "Львівська політехніка",
кафедра програмного забезпечення

МОДЕЛЮВАННЯ ПРОЦЕСУ ОХОЛОДЖЕННЯ ПРИ КРИТИЧНИХ УМОВАХ ЗА РАХУНОК ВИПАРОВУВАННЯ РІДИНИ

© Федасюк Д., Муха Т., 2011

Побудовано модель процесу теплообміну в плоскій пластині, з поверхні якої на початковій стадії відведення тепла відбувається лише за рахунок конвекції. В момент, коли температура пластини стає критичною, на поверхню пластини подається рідина, за рахунок випаровування якої відбувається охолодження. Отримано числовий розв'язок модельної задачі. Проаналізовано динаміку тепловідведення та зміну температурного поля пластини.

Ключові слова: теплообмін, випаровування, конвекція, числовий розв'язок, метод сіток.

The model of the heat exchange process in a flat plate, which surface during first stage dissipates heat only due to convection, has been built. When temperature becomes critical, the liquid is supplied on the surface of the plate, which evaporating cools the plate. The solution of the model problem has been found by a numerical method. The analysis of transient heat dissipation and changes of temperature fields have been made.

Key words: heat transfer, evaporation, convection, numerical solution, net-point method.

Постановка проблеми

Постійне збільшення тепловідлення як електронними системами загалом, так їхніми компонентами, вимагає інтенсифікації тепловідведення. Часто компоненти електронних систем