

ПАРАЛЕЛЬНО-ВЕРТИКАЛЬНИЙ МЕТОД І БАЗОВА СТРУКТУРА ПРИБОРУ ОБЧИСЛЕННЯ СУМ ПАРНИХ ДОБУТКІВ

© Цмоць І., Іванців В., 2008

Вибрано принципи побудови та шляхи підвищення ефективності використання обладнання, розроблено орієнтований на НВІС-реалізацію паралельно-вертикальний метод і базову структуру пристрою обчислення сум парних добутоків.

Principles of construction and way of increase of efficiency of use of the equipment have been chosen, the parallel-vertical method with focusing on VLSIC-realization, and base structure of the device of calculation of the sums of pair products have been developed.

Вступ

Значна частина матричних обчислень, алгоритмів цифрової обробки сигналів і нейроалгоритмів ґрунтуються на макроопераціях обчислення сум парних добутоків [1–3]. Традиційно обчислення такої макрооперації здійснюється за формулою:

$$Z = \sum_{j=1}^m A_j B_j = A_1 B_1 + A_2 B_2 + \dots + A_m B_m \quad (1)$$

Під час обчислення сум парних добутоків за формулою (1) потрібно виконати m множень і $m-1$ додавань [4, 5]. Переважно обчислення сум парних добутоків необхідно виконувати над інтенсивними потоками даних в реальному часі на апаратних засобах з високою ефективністю використання обладнання, структура яких орієнтована на НВІС-реалізацію. Задовольнити такі вимоги можна за рахунок конвеєризації та розпаралелення процесу обчислення, узгодження інтенсивності надходження потоків даних $P_d = kn_d F_d$ з обчислювальною інтенсивністю пристрою $D_k = F_k m h$, де k – кількість каналів надходження даних; n_d – розрядність каналів надходження даних; F_d – частота надходження даних, F_k – тактова частота роботи конвеєра, m – кількість трактів обробки, h – розрядність трактів обробки.

Для НВІС-пристроїв обчислення сум парних добутоків ефективність використання обладнання – це інтегральний параметр, який враховує кількість виводів інтерфейсу, однорідність структури, кількість і локальність зв'язків, зв'язує продуктивність з витратами обладнання та оцінює елементи (вентилі) пристрою за продуктивністю [4]. Кількісна величина ефективності використання обладнання визначається так:

$$E = \frac{R}{t_o (k_1 \sum_{i=1}^s W_{\phi_{Vi}} d_i + k_2 Q + k_3 Y)},$$

де R – необхідна кількість елементарних арифметичних операцій для обчислення сум парних добутоків; t_o – час обчислення сум парних добутоків, $W_{\phi_{Vi}}$ – витрати обладнання у вентилях на реалізацію i -го функціонального вузла, d_i – кількість функціональних вузлів i -го типу, k_1 – коефіцієнт врахування однорідності $k_1 = f(s)$, s – кількість видів функціональних вузлів, Q – загальна кількість зв'язків, k_2 – коефіцієнт врахування регулярності зв'язків $k_2 = f(\Delta j)$, Δj – просторова зв'язкова віддаль, Y – кількість виводів інтерфейсу, k_3 – коефіцієнт врахування кількості виводів інтерфейсу зв'язку $k_3 = f(Y)$.

Задача проектування спеціалізованих НВІС-структур для обчислення сум парних добутоків з високою ефективністю використання обладнання зводиться до мінімізації апаратних затрат, кількості виводів інтерфейсу, збільшення однорідності структури та регулярності зв'язків із забезпеченням режиму реального часу.

Постановка задачі і мета дослідження

Існують два підходи до апаратної реалізації алгоритмів обчислення сум парних добутоків [4, 5]. Перший з них ґрунтується на операціях множення, додавання, другий – на операціях додавання, інверсії та зсуву. Перший підхід, переважно використовують для синтезу пристроїв обчислення сум парних добутоків на базі окремих мікросхем (помножувачів, суматорів), а другий – для НВІС-реалізацій. Використання для НВІС-реалізацій алгоритмів на базі операцій додавання, інверсії та зсуву дає змогу оптимізувати пристрій за швидкодією, апаратними витратами та збільшити однорідність і регулярність структури.

Обчислення сум парних добутоків у базисі елементарних операцій зводиться до формування і підсумовування часткових добутоків. Особливістю існуючих методів обчислення сум парних добутоків у базисі елементарних операцій є те, що вони ґрунтуються на формуванні і підсумовуванні часткових добутоків для кожної пари операндів. НВІС-реалізація паралельного обчислення сум парних добутоків на основі існуючих методів і алгоритмів вимагає великих затрат обладнання і значної кількості виводів інтерфейсу, які залежать як від кількості операндів, так і від їхньої розрядності. Вартість і швидкодія спеціалізованих НВІС для паралельного обчислення сум парних добутоків значною мірою залежить як від кількості, так і від якості виводів інтерфейсу. Для спеціалізованих НВІС кількість зовнішніх виводів залежить від рівня технології та розміру кристала, а якість виводів інтерфейсу визначається затримкою переключення зовнішніх зв'язків, які навантажені на ці виводи.

У зв'язку з цим особливої актуальності набуває задача розроблення нових ефективних методів, алгоритмів і НВІС-структур для паралельного обчислення сум парних добутоків на основі багатоперандного вертикального (послідовно-порозрядного) підходу до обробки даних. Особливістю методів і алгоритмів обчислення сум парних добутоків, що ґрунтуються на такому підході, є формування і підсумовування макрочасткових добутоків, кількість яких залежить не від кількості операндів, а від їхньої розрядності. Методи та алгоритми паралельного обчислення сум парних добутоків на основі багатоперандного вертикального підходу повинні забезпечувати детерміноване переміщення даних, бути добре структурованими та орієнтованими на НВІС-реалізацію.

Мета роботи полягає в розробленні нового методу, алгоритмів і базової структури пристрою з високою ефективністю використання обладнання для паралельно-вертикального обчислення сум парних добутоків з організацією процесу обчислення як виконання єдиної операції.

Розв'язання задачі

Метод та алгоритми паралельно-вертикального обчислення сум парних добутоків. Для паралельного обчислення сум парних добутоків використаємо багатоперандний вертикальний підхід, який передбачає одночасне послідовно-порозрядне надходження операндів і формування в кожному такті відповідних частин макрочасткових добутоків. Формування частин макрочасткових добутоків зводиться до інтегральної однорозрядної макрооперації групового підсумовування m чисел. Кількість макрочасткових добутоків залежить від кількості розрядів множників, які аналізуються для їх отримання. Визначається кількість макрочасткових добутоків за формулою:

$$r = \left\lceil \frac{n+1}{g} \right\rceil,$$

де r – кількість груп, на які розбиваються множники B_j ; n – розрядність множників B_j ; g – кількість розрядів у групі, які аналізуються для отримання макрочасткових добутоків.

Процес формування макрочасткових добутоків доцільно здійснювати з молодших розрядів, що забезпечить зменшення розрядності накопичувального суматора. Вираз, за яким виконується формування P_l макрочасткового добутку, де $l=1, \dots, r$, має такий вигляд:

$$P_l = \sum_{h=1}^s 2^{-(h-1)} \sum_{j=1}^m P_{jlh},$$

де s – розрядність P_{jl} часткового добутку для j -ї пари операндів. Сам P_{jl} частковий добуток обчислюється так:

$$P_{jl} = A_j K_{jl},$$

де K_{jl} – l -й коефіцієнт при множенні A_j для формування часткового добутку для j -ї пари операндів. Кількість коефіцієнтів K_j і необхідна кількість додаткових суматорів d , які потрібні для формування P_{jl} часткового добутку, визначається за такими формулами [5–8]:

$$\begin{aligned} K &= 2^s + 1, \\ d &= 2^{s-2} - 1. \end{aligned}$$

За формуванням часткових добутоків алгоритми обчислення сум парних добутоків можна розділити на дві групи: з прямим формуванням і з формуванням на базі попередніх обчислень з використанням додаткових суматорів. Для алгоритмів з прямим формуванням часткових добутоків $g \leq 2$, а для алгоритмів на базі попередніх обчислень $g \geq 3$ [6, 7].

Розглянемо алгоритми обчислення сум парних добутоків з прямим формуванням часткових добутоків для $g=1$ і $g=2$. Алгоритм формування часткових добутоків, що подані двійковим доповняльним кодом, з аналізом одного розряду множника ($g=1$), записується так:

$$P_{lj} = A_j B_{jl} = \sum_{h=1}^s (-1)^{2^{h-1}} 2^{-(h-1)} A_{jh} B_{jl},$$

де $i=1, \dots, n$; A_{jh} – значення h -го розряду j -го множеного; B_{jl} – значення l -го розряду j -го множника.

При формуванні часткових добутоків з аналізом двох розрядів множника ($g=2$) використовується модифікований алгоритм Бута. Цей алгоритм передбачає розбиття множника B_j на групи з трьох розрядів, так що сусідні групи мають один спільний розряд. Розбиття множника B_j на групи здійснюється з молодших розрядів, причому молодший розряд наймолодшої групи завжди доповнюється нулем [6,7]. Формування P_{lj} часткового добутку за алгоритмом Бута виконується за формулою:

$$P_{lj} = A_j (B_{j2(r-l+1)-2} B_{j2(r-l+1)-1} B_{j2(r-l+1)}) = \sum_{h=1}^s 2^{-(h-1)} P_{ljh},$$

де P_{ljh} – значення h -го розряду lj -го часткового добутку.

Значення коефіцієнта K_{jl} визначається як сума ваг ненульових цифр групи розрядів множника $B_{j2(r-l+1)-2} B_{j2(r-l+1)-1} B_{j2(r-l+1)}$, де $B_{j2(r-l+1)-2}$ має вагу мінус два, а $B_{j2(r-l+1)-1}$ та $B_{j2(r-l+1)}$ – одиницю відповідно до такого виразу:

$$K_{jl} = \begin{cases} 2, \text{ коли } B_{j2(r-l+1)-2} = 0, B_{j2(r-l+1)-1} = B_{j2(r-l+1)} = 1 \\ 1, \text{ коли } B_{j2(r-l+1)-2} = 0, B_{j2(r-l+1)-1} \neq B_{j2(r-l+1)} \\ 0, \text{ коли } B_{j2(r-l+1)-2} = B_{j2(r-l+1)-1} = B_{j2(r-l+1)} \\ -2, \text{ коли } B_{j2(r-l+1)-2} = 1, B_{j2(r-l+1)-1} = B_{j2(r-l+1)} = 0 \\ -1, \text{ коли } B_{j2(r-l+1)-2} = 1, B_{j2(r-l+1)-1} \neq B_{j2(r-l+1)} \end{cases}.$$

При формуванні P_{lj} часткових добутоків операція множення на два реалізується зсувом на один розряд ліворуч A_j , а зміна знаку – інверсією всіх розрядів множеного A_j з подальшим додаванням одиниці до молодшого розряду.

При формуванні часткових добутоків P_{lj} на базі попередніх обчислень множник B_j розбивається на групи із трьох і більше розрядів з розшифровкою кожної групи разом із старшим розрядом сусідньої групи, який розглядається як додатковий молодший розряд. При розшифровці кожної l -ї групи множника B_j визначається коефіцієнт K_l шляхом додавання ваг ненульових розрядів цієї групи [6,7]. Ваги розрядів в кожній l -й групі множника B є наступними:

$$\frac{B_{jl}g}{-2^{g-1}} \quad \frac{B_{jl(g-1)}}{2^{g-2}} \quad \frac{B_{jl(g-2)}}{2^{g-3}} \quad \dots \quad \frac{B_{jl2}}{2^1} \quad \frac{B_{jl1}}{2^0} \quad \frac{B_{j(l+1)g}}{2^0} /$$

Коефіцієнт K_l при цьому може набувати одне із таких значень:

$$0, \pm 1, \pm 2, \pm 3, \pm 4, \dots, \pm 2^{g-1}.$$

З аналізу можливих значень коефіцієнтів K_j випливає, що для формування часткових добутоків $P_{jl} = K_{jl}A_l$ необхідно попередньо виконати $2^{g-2} - 1$ додавань.

Паралельне обчислення сум парних добутоків на базі баготооперандного вертикального підходу з врахуванням вищенаведених викладок здійснюватиметься за такою формулою:

$$Z = \sum_{j=1}^m A_j B_j = \sum_{l=1}^r 2^{g(l-1)} \sum_{h=1}^s 2^{-(h-1)} \sum_{j=1}^m P_{jlh},$$

де $P_{jlh} - h - \text{й розряд } P_{jl}$ часткового добутку.

Основними етапами паралельно-вертикального методу обчислення сум парних добутоків є:

- формування розрядів часткових добутоків для пари операндів;
- отримання частин макрочасткових добутоків шляхом паралельного однорозрядного додавання розрядів часткових добутоків пар операндів;
- формування макрочасткових добутоків шляхом підсумовування частин макрочасткових добутоків із зсувом на один розряд праворуч;
- утворення результату обчислення сум парних добутоків шляхом підсумовування макрочасткових добутоків із зсувом праворуч на кількість розрядів, які аналізуються для отримання часткових добутоків пар операндів.

Принципи та базова структура паралельного пристрою для вертикального обчислення сум парних добутоків. Для найповнішого використання переваг сучасної НВІС-технології та базису елементарних арифметичних операцій в основу побудови паралельного пристрою вертикального обчислення сум парних добутоків доцільно покласти такі принципи [5,8]:

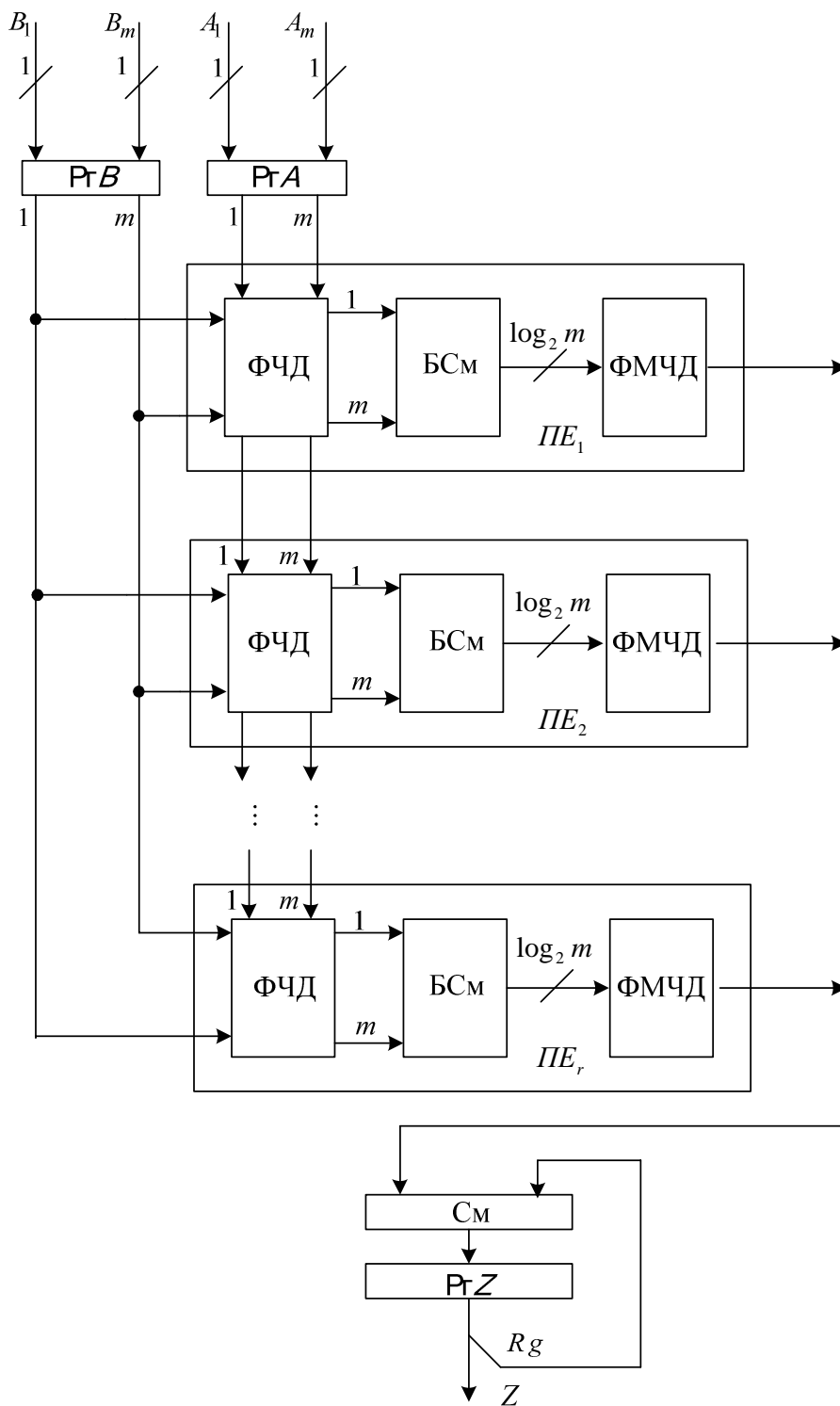
- узгодженості інтенсивності надходження даних з обчислювальною інтенсивністю пристрою;
- конвеєризації та просторового паралелізму;
- регулярності, модульності та широкого використання стандартних елементів;
- локалізації та зменшення кількості зв'язків між елементами пристрою.

Підвищення ефективності використання обладнання паралельно-вертикальними пристроями обчислення сум парних добутоків можна досягти такими шляхами:

- зменшенням часу формування макрочасткових добутоків;
- зменшенням кількості всіх макрочасткових добутоків;
- зменшенням часу підсумовування макрочасткових добутоків.

Залежно від алгоритмів формування часткових добутоків для пар операндів та вимог конкретного застосування можна синтезувати багато структур пристроїв паралельно-вертикального обчислення сум парних добутоків, які відрізняються як організацією обчислень, так і технічними характеристиками. Тому доцільно розробити та дослідити базову структуру пристрою паралельно-вертикального обчислення сум парних добутоків, яка буде основою для синтезу конкретного пристрою обчислення сум парних добутоків з заданими характеристиками.

Базова структура пристрою паралельно-вертикального обчислення сум парних добутоків наведена на рисунку, де Рг – регістри; ФЧД – формувач часткових добутоків пар операндів; БСм – однорозрядний m -вхідний суматор; ФМЧД – формувач макрочасткових добутоків; См – суматор; ПЕ – процесорний елемент.



Базова структура пристрою паралельно-вертикального обчислення сум парних добутків

Під час кожного такту роботи на входи пристрою надходять розрядні зрізи операндів A_{ji} і B_{ji} , які записуються в регістри відповідно PrA і PrB . Дані з виходів регістрів PrB надходять на входи всіх ПЕ, а з виходів PrA – тільки на вхід ПЕ₁. В ПЕ₁ за допомогою ФЧД формуються розряди часткових добутків пар операндів шляхом множення операндів A_j на коефіцієнти K_{jl} , які визначаються під час аналізу l -х груп із g розрядів операндів B_j . На j -му виході ФЧД отримуємо h -ті

розряди часткового добутку для j -ї пари операндів, які розраховують так: $P_{jl} = A_j K_{jl}$, де K_{jl} коефіцієнт, який визначається аналізом l -х груп із g розрядів операнда B_j . Паралельним додаванням h -х розрядів часткових добутків на БСм отримуємо h -ту частину макрочасткового добутку P_{lh} , яка надходить на входи ФМЧД, де виконується підсумовування за такою формулою:

$$P_{lk} = 2^{-1} P_{l(k-1)} + P_{lh},$$

де $k=1, \dots, s$, $P_{l0} = 0$.

Отримані на виходах ПЕ макрочасткові добути за допомогою См підсумовуються відповідно до формули:

$$Z_l = 2^{-g} Z_{l-1} + P_l,$$

де $Z_0=0$.

Пристрій паралельно-вертикального обчислення сум парних добутків працює за конвеєрним принципом і орієнтований на опрацювання неперервних потоків даних. Конвеєрний такт роботи такого пристрою визначається так:

$$T_k = t_{P_2} + t_{C_m},$$

де t_{P_2} – час спрацювання регістра, t_{C_m} – час додавання. Обчислення суми парних добутків здійснюється за n конвеєрних тактів.

Висновки

1. Метод паралельно-вертикального обчислення сум парних добутків ґрунтується на формуванні і підсумовуванні макрочасткових добутків, кількість яких залежить від їхньої розрядності та алгоритму формування часткових добутків для пар операндів.

2. Запропонований метод та базова структура пристрою для паралельно-вертикального обчислення сум парних добутків забезпечує однотипність і простоту ПЕ, зменшення кількості зовнішніх виводів, досягнення високої продуктивності за рахунок глибокого розпаралелювання до бітового рівня та використання конвеєризації.

3. Час обчислення парних сум за паралельно-вертикальним методом визначається розрядністю чисел, а не їхньою кількістю.

4. Представлення алгоритмів обчислення сум парних добутків у базисі елементарних операцій дає змогу повною мірою використати можливості НВІС-технології.

5. Підвищення ефективності пристроїв паралельно-вертикального обчислення сум парних добутків можна досягти роздільним або комплексним використанням методів, які дадуть змогу зменшити: кількість макрочасткових добутків, час формування та підсумовування макрочасткових добутків.

1. Кун С. Матричные процессоры на СБИС. – М.: Мир, 1991. – 672 с.
2. Палагин А.В., Опанасенко В.Н. Реконфигурируемые вычислительные системы. – К.: Просвіта, 2006. – 280 с.
3. Самофалов К.Г. и др. Прикладная теория цифровых автоматов. – К: Вища шк., 1987. – 375 с.
4. Цмоць І.Г. Інформаційні технології та спеціалізовані засоби обробки сигналів і зображень у реальному часі. – Львів: УАД, 2005. – 227с.
5. Стрямець С.П, Цмоць І.Г. Паралельні алгоритми та НВІС-структури обчислення суми парних добутків // Вісник Нац. ун-ту “Львівська політехніка” “Комп’ютерна інженерія та інформаційні технології”. – 2003. – № 496. – С. 255–263.
6. Карцев М.А., Брик В.А. Вычислительные системы и синхронная арифметика. – М., 1981. – 359 с.
7. Цмоць І.Г. Паралельні алгоритми та матричні НВІС-структури пристроїв множення для комп’ютерних систем реального часу // Науково-технічний журнал “Інформаційні технології і системи”. Том 7, 2004. – №1. – С. 5–16.
8. Березький О., Цмоць І. Методи та НВІС-структури для множення матриці на матрицю у реальному часі. Вісник НУ “Львівська політехніка” “Комп’ютерні системи проектування. Теорія і практика”. – 2007. – № 591. – С. 63–76.