

ПОКРАЩЕННЯ ПАРАМЕТРУ PSRR В СХЕМІ ЛІНІЙНОГО СТАБІЛІЗАТОРА НАПРУГИ

*Олег Ластовецький, аспірант, Ігор Ліхновський, к.т.н., доцент,
Національний університет «Львівська політехніка», Україна;
e-mail: oleh.i.lastovetskyi@lpnu.ua*

<https://doi.org/10.23939/istcmtm2025.01>

Анотація

У статті описано методи покращення вихідного параметру лінійного стабілізатора напруги - коефіцієнта подавлення пульсацій джерела живлення. Здійснено симуляцію з використанням програми LTSpice за допомогою SPICE моделей елементів диференційного підсилювача та p -канального транзистора.

Ключові слова

PSRR, лінійний стабілізатор напруги, стабілізатори за низьким падінням напруги, програма симуляції LTSpice, компенсація.

1. Вступ

У сучасних електронних системах висока якість сенсорів зображення, акселерометрів, магнітометрів або біосенсорів, вважається критично важливою для забезпечення точності, швидкості та надійності роботи пристроїв. Ці сенсори широко використовуються в камерах смартфонів, автомобільних системах ADAS (Advanced Driver Assistance Systems), медичних пристроях, промисловій автоматизації та інших галузях. Оскільки в більшості випадків вихідні сигнали сенсорів мають аналогову форму і малий рівень, то будь-які коливання або перешкоди в системі живлення здатні негативно впливати на точність вимірювань, викликати флуктуації і спричинити помилки в системах обробки даних. Для забезпечення стабільної роботи таких пристроїв необхідно використовувати джерела живлення з мінімальними коливаннями вихідної напруги (струму) та високим рівнем придушення їх флуктуацій.

Для цього застосовуються різні методи, зокрема фільтрація високочастотних завад за допомогою пасивних компонентів (конденсаторів, індуктивностей), використання імпульсних стабілізаторів напруги, які забезпечують високу ефективність перетворення, та лінійних стабілізаторів напруги (LDO). Попри високу ефективність імпульсних стабілізаторів, генеровані ними високочастотні завади вважаються небезпечними для чутливих аналогових систем, що характеризуються низьким рівнем флуктуацій вихідної напруги (струму) і простотою інтеграції. У таких випадках оптимальним вибором визнається використання лінійних стабілізаторів напруги.

Використання лінійних стабілізаторів напруги з низьким падінням напруги на регульовальному елементі - це простий і недорогий спосіб регулювання напруги живлення систем від джерела з вищим її значенням [1]. Вони використовуються в широкому спектрі пристроїв для регулювання та контролю нижчої вихідної напруги, яка подається від джерела вищої вхідної напруги [2]. Їхні основні переваги полягають у мінімальному рівні флуктуацій вихідної напруги (струму), простоті реалізації завдяки відсутності потреби у зовнішніх індуктивностях, що зменшує кількість компонентів і габарити системи, а також у швидкому реагуванні на зміни навантаження, що критично для сенсорів із нерівномірним енергоспоживанням. Переваги низького падіння напруги включають нижчу мінімальну робочу напругу, більш високу ефективність роботи та менше розсіювання тепла [3]. Переваги малого падіння напруги на регульовальному елементі (РЕ) дають можливість зменшити мінімальну робочу напругу, збільшити ефективність роботи та зменшити розсіювання тепла на РЕ.

Одним із ключових параметрів LDO, що визначає їхню ефективність у системах із високоякісними сенсорами, вважається коефіцієнт придушення пульсацій джерела живлення (PSRR). Цей параметр характеризує здатність стабілізатора придушувати вхідні перешкоди, які надходять від джерела живлення. Вищий рівень PSRR забезпечує менший вплив на сенсор зовнішніх перешкод, таких як пульсації імпульсного джерела живлення, коливання напруги через перехідні процеси або електромагнітні завади від сусідніх компонентів.

2. Параметр PSRR і його роль в сучасних електронних схемах

Коефіцієнт придушення пульсацій живлення розглядається як один із найважливіших параметрів лінійних стабілізаторів напруги, що визначає їхню здатність ізолювати вихідну напругу стабілізатора від небажаних змін вхідного сигналу. Цей параметр відображає ефективність придушення перешкод, таких як флуктуації і коливання напруги, які можуть потрапляти до системи через джерело живлення.

Генераторами цих перешкод можуть бути імпульсні перетворювачі напруги, нестабільне основне джерело живлення або зовнішні електромагнітні завади. У разі недостатньої здатності стабілізатора ізолювати вихідну напругу від цих впливів у роботі пристрою можуть спостерігатися суттєві проблеми. У випадку сенсора зображення захоплюються фотони які перетворюються на значення напруги. Отримана напруга перетворюється в цифровий код, який обробляється комп'ютером [4]. Тому від моменту захоплення фотонів до обробки сигналу

комп'ютером, сенсори, які використовуються у відео або фото камерах чи медичних системах, можуть почати генерувати сигнали з підвищеним рівнем шуму, що знижує якість отримуваних даних.

Особливо важливе значення мають PSRR у низьковольтних аналогових системах, де навіть незначні коливання напруги суттєво впливають на точність роботи компонентів. У таких випадках лінійний стабілізатор із високим PSRR вважається ключовим елементом, що забезпечує стабільну та чисту вихідну напругу.

Завдяки своїй простій конструкції лінійні стабілізатори напруги демонструють високу ефективність у придушенні високочастотних перешкод, що є особливо важливим для аналогових схем, де якість сигналу безпосередньо залежить від стабільності напруги.

Значення PSRR залежить від частоти перешкод: на низьких частотах стабілізатори забезпечують високий рівень придушення, однак із підвищенням частоти ефективність PSRR знижується. У зв'язку з цим розробники орієнтуються на LDO, які здатні підтримувати високий PSRR у широкому частотному діапазоні. При цьому забезпечується надійний захист від перешкод, які створюються імпульсними джерелами живлення, що часто застосовуються в сучасних схемах.

Підвищення PSRR дозволяє не лише покращити якість сигналів, а й значно спростити схему фільтрації джерела живлення.

PSRR вимірюється як відношення змін у напрузі живлення до відповідних змін у вихідній напрузі пристрою. Формула виглядає так:

$$PSRR = 20 * \log_{10} \left(\frac{\Delta V_{IN}}{\Delta V_{OUT}} \right), \text{dB} \quad (1)$$

У випадку LDO це міра вихідної пульсації порівняно з вхідною пульсацією в широкому діапазоні частот (зазвичай від 10 Гц до 10 МГц) і виражається в децибелах (дБ) [5]. Таким чином, PSRR розглядається як один із ключових факторів забезпечення стабільної роботи сучасних електронних схем. Завдяки здатності мінімізувати вплив перешкод, лінійні стабілізатори з високим PSRR сприяють створенню надійних і ефективних систем, що відповідають високим вимогам до точності, енергоспоживання й компактності.

3. Покращення характеристики PSRR лінійного стабілізатора напруги

Забезпечення високого коефіцієнта придушення пульсацій живлення у лінійних стабілізаторах напруги вимагає ретельного проектування електричної схеми стабілізатора. Одним із ключових підходів для підвищення PSRR є оптимізація роботи підсилювального каскаду стабілізатора в широкому частотному діапазоні. Для досягнення цієї мети застосовуються методи "Lead-Lag" і "Miller compensation", які розширюють можливості лінійних стабілізаторів, забезпечуючи високий рівень придушення шуму. Компенсація Міллера ефективна для стабілізації системи негативного зворотного зв'язку, але у деяких конструкціях вона може спричинити коливання системи негативного зворотного зв'язку [6].

Використання Lead compensation, у внутрішній схемі лінійного стабілізатора напруги, спрямоване на забезпечення стабільності роботи системи зворотного зв'язку. Основне завдання цього методу полягає у запобіганні небажаним коливанням і забезпеченні коректної фазової характеристики. Lead compensation збільшує фазовий запас системи, додаючи "випереджаючу" складову у фазовий відгук. Завдяки цьому методу поліпшуються швидкодія стабілізатора та його перехідні характеристики. Реалізація методу здійснюється за допомогою RC-кола, яке формує випередження фази на певних частотах. Стабільна петля зазвичай потребує принаймні 20° фазового запасу (більше – краще) [7]. У внутрішніх підсилювачах стабілізаторів напруги, що формують керуючий сигнал для регульовального елемента на транзисторі у режимі активного навантаження, Lead компенсація забезпечує ефективну реакцію на швидкі зміни навантаження. Стійкість петлі зворотного зв'язку при використанні Lead compensation забезпечує компенсація полюсів нулями на частотах:

$$f_{Lead} = \frac{1}{2\pi R_C C_C}, \text{Hz} \quad (2)$$

де, f_{Lead} – частота нуля; R_C – резистор у послідовному колі компенсації; C_C – конденсатор у послідовному колі компенсації.

Для забезпечення стійкості системи із зворотнім зв'язком фазовий запас повинен бути якомога вищим. Це досягається правильним розміщенням полюсів та нулів у частотній характеристиці системи.

У схемі LDO обов'язковим елементом є використання вихідного конденсатора C_{LOAD} [8] з внутрішнім еквівалентним послідовним опором (ESR). Значення ESR визначає місцезнаходження полюсів і нулів частотної характеристики зворотного зв'язку, що впливає на фазовий запас, стабільність та ефективність LDO. ESR впливає також на PSRR через зміну фільтрації пульсацій живлення. Занадто низьке значення ESR може обмежувати придушення високочастотного шуму, тоді як занадто високе - погіршує загальну фільтрацію. Оптимальне значення ESR забезпечує баланс між стабільністю, низьким шумом і ефективною роботою регулятора. Тому вибір вихідного конденсатора з оптимальним значенням внутрішнього еквівалентного опору є важливим.

4. Аналіз PSRR у схемі LDO з використанням Spice моделей

На рисунку 1 наведено електричну схему LDO, яка складається з підсилювача помилки на диференційному каскаді та регульовального елемента на р-канальному МДП транзисторі MOSP3. Диференційний каскад сформовано з використанням транзисторів MOSN1 і MOSN2 та джерела струму на MOSN4. Транзистори MOSP1 і MOSP2 використовуються як активне навантаження диференційного каскаду. Сигнал помилки подається на вхід диференційного каскаду з дільника вихідної напруги R1, R2. Підсилений сигнал помилки подається на вхід

РЕ на транзисторі MOSP3 для компенсації помилки. Для додаткового керування РЕ передбачено подавання напруги на затвор MOSN2. C_{Lead} та R_{Lead} є елементами Lead-компенсації. Така конфігурація дозволяє реалізувати простий лінійний стабілізатор напруги з низьким падінням напруги, вихідною напругою 1.2 В та струмом навантаження до 30 мА.

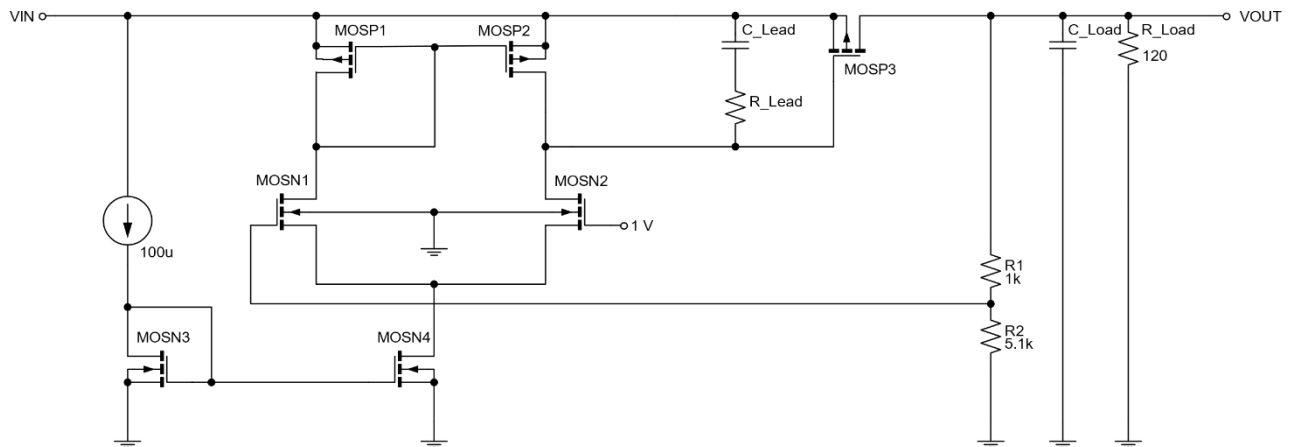


Рисунок 1. Внутрішня схема LDO на основі операційного підсилювача та P-канального транзистора

Для оцінки коефіцієнта подавлення пульсацій напруги живлення (PSRR) та аналізу отриманих даних здійснено симуляцію моделі (математичного представлення поведінки компонента [9]) за допомогою програмного забезпечення LTSpice.

Для симуляції вимірювання PSRR було застосовано вхідне джерело живлення з напругою 1.5 В і змінною складовою 200 мВ (пік-пік), а також струмом навантаження 10 мА. Вхідний конденсатор не використовувався, тоді як вихідний конденсатор мав ємність 0.47 мкФ і еквівалентний послідовний опір (ESR) близько 2 мОм.

На Рисунок 2 наведено результати симуляції PSRR для лінійного стабілізатора напруги. Встановлено, що на частоті 1 МГц значення PSRR становить приблизно 30 дБ.

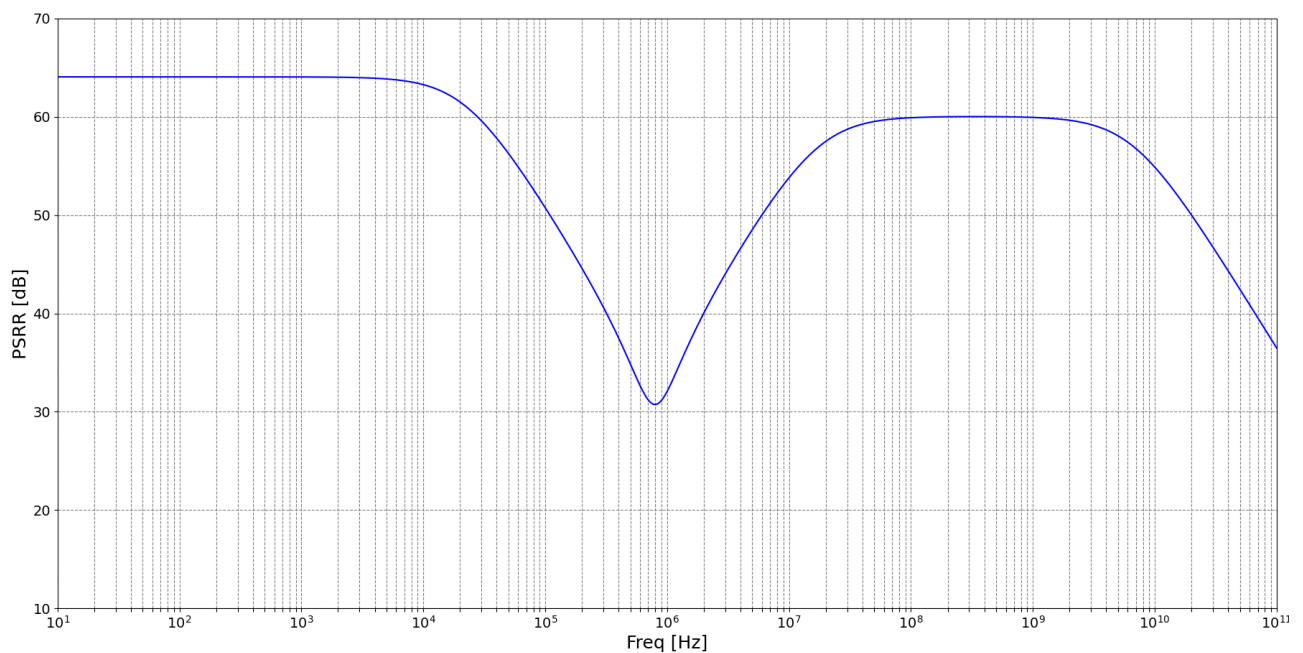


Рисунок 2. Коефіцієнт відмови джерела живлення (PSRR) для LDO

Використання Lead-компенсації в схемі LDO дозволяє покращити PSRR завдяки зменшенню фазових зсувів на високих частотах, що веде до ефективного зниження амплітуди високочастотних шумів (флуктуацій). Збільшення ємності конденсатора C_{Lead} у колі зворотного зв'язку сприяє підвищенню ефективності Lead-компенсації.

На Рисунок 3 продемонстровано вплив компенсації на PSRR: із збільшенням ємності конденсатора C_{Lead} покращується здатність схеми придушувати високочастотні перешкоди, що позитивно впливає на PSRR.

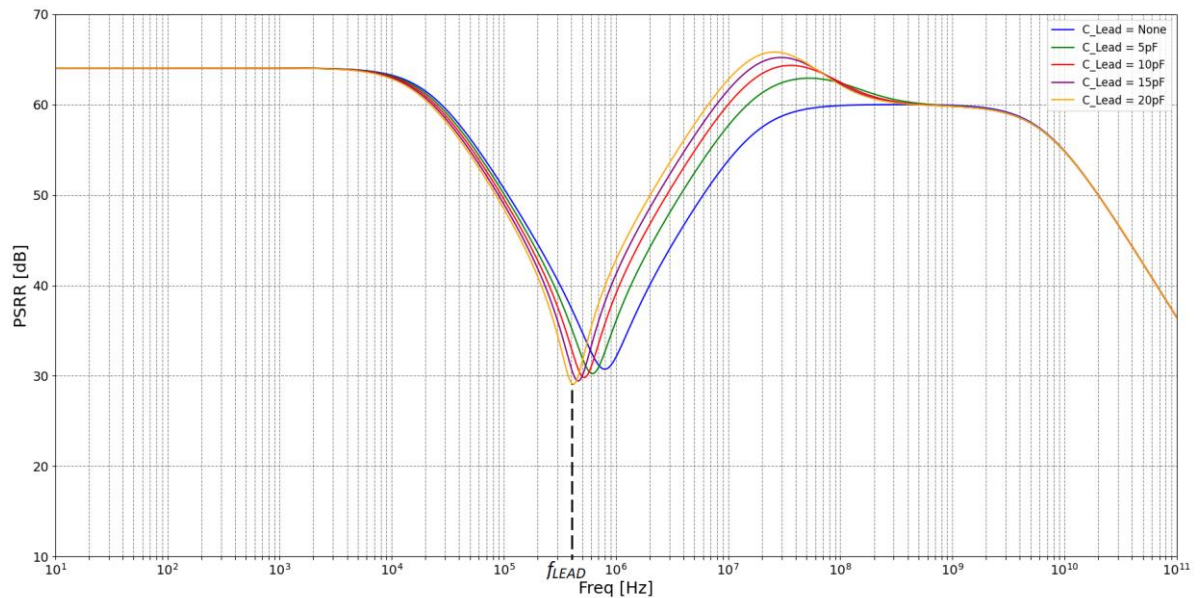


Рисунок 3. Коефіцієнт відмови джерела живлення (PSRR) для різних значень конденсаторів (C_{LEAD}) в LDO

Ємність конденсатора C_{LEAD} впливає на частотні характеристики системи, зокрема збільшення ємності C_{LEAD} веде до зменшення частоти f_{LEAD} (Figure 3).

Значення опору R_{LEAD} залишається однаковим і має значення 300 Ом. Це означає, що компенсаційний ефект (зменшення фазових зсувів) почне діяти на нижчій частоті.

При збільшенні C_{LEAD} , фазовий зсув ϕ_{LEAD} на фіксованій частоті зменшується, оскільки добуток $\omega R_{LEAD} C_{LEAD}$ стає більшим. Підсилення на нижчих частотах залишається незмінним, але область підйому підсилення також розтягується до нижчих частот і підсилення в середньо-частотній області стає більшим.

Еквівалентний послідовний опір (ESR) вихідного конденсатора C_{LOAD} також суттєво впливає на значення PSRR у схемі LDO. Велике значення ESR обмежує здатність вихідного конденсатора ефективно фільтрувати високочастотні перешкоди через додаткові втрати енергії в резистивному компоненті ESR, що знижує загальний коефіцієнт подавлення пульсацій напруги. Крім того, ESR впливає на характеристики зворотного зв'язку схеми, змінюючи запас фази та амплітуди, що може позначитися на динамічній стабільності LDO.

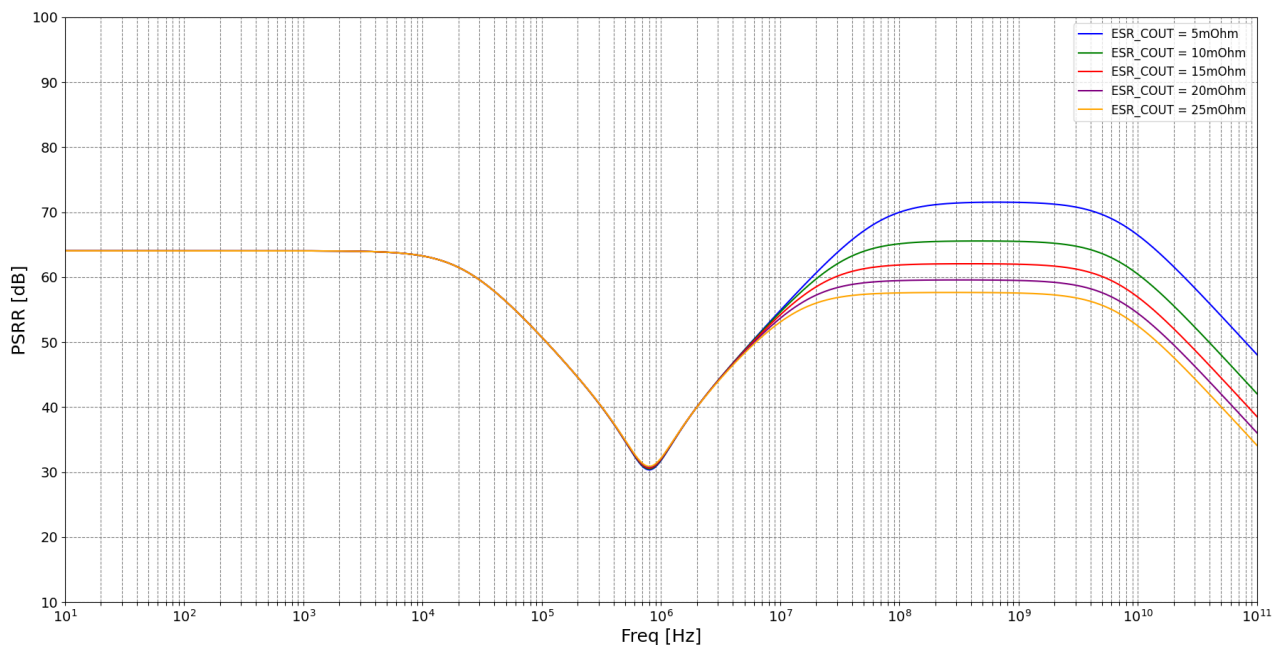


Рисунок 4. Коефіцієнт відхилення джерела живлення (PSRR) для різних значень опору ESR вихідного конденсатора

На Рисунок 4 наведено отримані результати для PSRR при різних значеннях ESR вихідного конденсатора C_{LOAD} . На низьких частотах вплив ESR зазвичай незначний, оскільки основну роль у фільтрації відіграє ємність конденсатора. Проте на високих частотах ефективність фільтрації значно знижується через збільшення впливу опору ESR, що проявляється у вигляді погіршення PSRR. Figure 5 демонструє зниження коефіцієнта придушення

на високих частотах із зростанням ESR. Тому використання конденсаторів з малим значенням ESR є важливим для забезпечення високої ефективності роботи LDO. Однак слід зазначити, що в різних застосуваннях вплив ESR може проявлятися по-різному, що зумовлюється розташуванням домінантних полюсів, яке, своєю чергою, визначається параметрами підсилювача помилки та транзистора PE.

5. Висновки

Коефіцієнт придушення пульсацій живлення (PSRR) є критично важливим параметром для забезпечення стабільної роботи високопродуктивних сенсорів. Ці пристрої часто працюють із дуже слабкими сигналами, які легко спотворюються внаслідок флуктуацій або пульсацій у джерелі живлення. Високе значення PSRR дозволяє LDO ефективно придушувати ці перешкоди, мінімізуючи їхній вплив на вихідну напругу. Це особливо актуально для точного вимірювання, наприклад, в медичних, аерокосмічних чи аналітичних додатках, де навіть незначні флуктуації напруги живлення можуть викликати суттєві помилки в даних.

1. Використання Lead compensation є важливим механізмом стабілізації, який забезпечує стійкість замкненої системи регулятора LDO. Вона компенсує фазовий зсув та покращує динамічні характеристики схеми, знижуючи ймовірність виникнення осциляцій навіть за несприятливих умов навантаження. Для LDO, наявність правильно налаштованої Lead compensation гарантує стабільність і мінімальні коливання вихідної напруги, що особливо важливо для сенсорів з високою чутливістю до зміни параметрів живлення.
2. Вихідний конденсатор C_{LOAD} є важливим елементом стабілізації в схемі LDO, оскільки він визначає рівень флуктуацій та коливання вихідної напруги. Низьке значення еквівалентного послідовного опору конденсатора дозволяє ефективніше фільтрувати високочастотні коливання, що покращує якість вихідного сигналу. Неправильний вибір конденсатора може призвести до деградації стабільності та точності регулятора, тому підбір цього елемента потребує особливої уваги при проектуванні схеми.

Взаємні претензії авторів

The authors declare the absence of any financial or other potential conflict related to the work.

Подяка

The authors are grateful to the Staff of the Department of Information-Measuring Technologies for their mild assistance in designing the article for publication.

Список використаної літератури

- [1] Texas Instruments, Understanding Low Drop Out (LDO) Regulators, 2006. Available: https://www.ti.com/lit/ml/slup239a/slup239a.pdf?ts=1713024566494&ref_url=https%253A%252F%252Fwww.google.com%252F
- [2] Zhihong Yu, A Comprehensive Guide to LDO Regulators: Navigating Noise, Compromise, Applications, and Trends. Available: https://www.analog.com/en/resources/analog-dialogue/articles/a-comprehensive-guide-to-ldo-regulators.html?utm_source=chatgpt.com
- [3] Yogeshree Patil, S. N. Kulkarni, Design and Analysis of Low Voltage Low Dropout Regulator (LDO), 2015. Available: https://www.academia.edu/14169417/DESIGN_AND_ANALYSIS_OF_LOW_VOLTAGE_LOW_DROPOUT_REGULATOR
- [4] Jennifer Berube, Image Sensors Explained in under 6 minutes. Available: <https://www.picturecorrect.com/image-sensors-explained-in-under-6-minutes/>
- [5] John C. Teel, Understanding power supply ripple rejection in linear regulators, 2005. Available: <https://www.ti.com/lit/an/slyt202/slyt202.pdf?ts=1713036678003>
- [6] Toshiba Electronic Devices & Storage Corporation, 2021, Oscillation Principles and Improvement of Oscillation Resistance of LDO. Available: https://toshiba.semicon-storage.com/info/application_note_en_20210326_AKX00308.pdf?did=67687
- [7] Texas Instruments, 2011, A User's Guide to Compensating Low-Dropout Regulators. Available: https://www.ti.com/lit/ug/snoa826/snoa826.pdf?ts=1733256853326&ref_url=https%253A%252F%252Fwww.google.com%252F
- [8] Adam Chidley, 2017, Understanding ESR in electrolytic capacitors. Available: https://my.avnet.com/abacus/resources/article/understanding-esr-in-electrolytic-capacitors!/ut/p/z1/jZBPU4MwEMU_iweONNsIDHiLSEsp6RSLI-biBBR-zNCECalO_fRm0IMHbd3bvvm92fcWUVQgKthb1zDdScF6s79Q73UVuOt5GAKB3HUGI8vtMnnMdnnoOcJiCH05tiHLezJHPA9ycI8ekg3sYfof_zwx2C45k-uAabBQpGQNIgOTLd2J2qJipM4cDVqJg6daGw-KqPbvOeVVrI_666yKzawqtNSjSYjna5cajkBKQ6iGMMiXWVZBNghbpzsNokf3H4DF3qaIk0vy6-fY1E6vkmseM0VV7OTMnKr9TDeWWBB1TLdDHPWyaMFv_GtHDUqfmBoOD4VH2m9X9u0PL_jm09l741_/#
- [9] Gilles Brocard, The New LTspice XVII, 2016. Available: <https://www.wellonline.com/en/support/knowledge/reference-guides/ltspace>